

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-166311

(43)Date of publication of application : 22.06.2001

(51)Int.Cl.

G02F 1/1337  
G02F 1/1333  
G02F 1/1335  
G02F 1/1368

(21)Application number : 2000-217416 (71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 18.07.2000 (72)Inventor : MURAIDE MASAO

(30)Priority

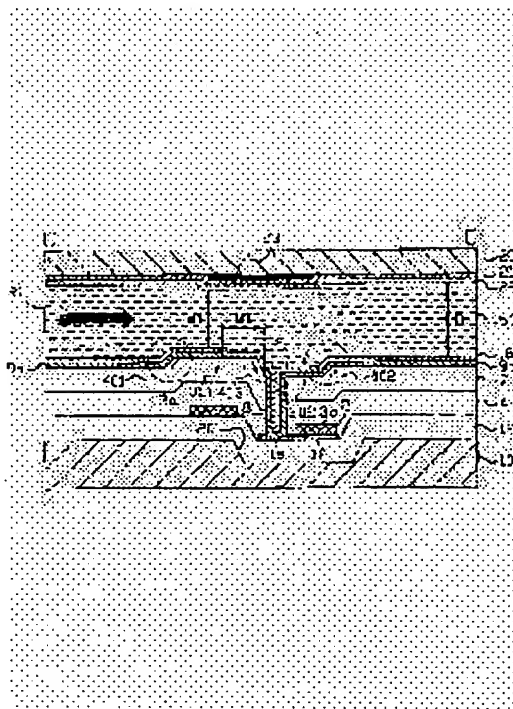
Priority number : 11280818 Priority date : 30.09.1999 Priority country : JP

### (54) ELECTRO-OPTIC DEVICE, METHOD OF PRODUCING THE SAME AND SUBSTRATE FOR ELECTRO-OPTIC DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To display a bright and high-quality image with a high aperture ratio of pixels and a high contrast ratio by decreasing alignment failures in a liquid crystal caused by the level difference on the substrate surface in an electro-optic device such as a liquid crystal device.

SOLUTION: The device has a pixel electrode 9a on a TFT array substrate 10 and has a counter electrode 21 on a counter substrate 20. A data line 6a is embedded and flattened in a groove 201 formed on the TFT array substrate. A scanning line 3a is not embedded in the groove but a capacitor line 3b is embedded to form a built-up part 301 and a recessed part 302. In the slopes of the built-up and recessed part, a rub-down part 403 where the rubbing treatment is performed downward is covered with a light-shielding film 23, while a light-shielding film is not formed in a rub-up part 401, 402.



[MENU](#)

[SEARCH](#)

[INDEX](#)

[DETAIL](#)

[JAPANESE](#)

1 / 1

---

**LEGAL STATUS**

[Date of request for examination] 18.07.2000  
[Date of sending the examiner's decision of rejection] 18.03.2003  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection] 2003-06590  
[Date of requesting appeal against examiner's decision of rejection] 17.04.2003  
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention belongs to the technical field of electro-optic devices, such as liquid crystal equipment, and the manufacture approach of those. It can use suitable for the liquid crystal equipment especially using TN (Twisted Nematic) liquid crystal. Moreover, TFT which adopts the reversal drive method which reverses a drive potential polarity periodically for every pixel line and every pixel train so that the polarity of the potential impressed to the pixel electrode which adjoins especially the direction of a train or a line writing direction may become reverse (suitably below Thin Film Transistor:) It belongs to the technical field of the electro-optic device which can be used suitable for the liquid crystal equipment of the active-matrix drive mold called TFT, and its manufacture approach.

[0002]

[Description of the Prior Art] Generally, as for electro-optic devices, such as liquid crystal equipment, electrooptic material, such as liquid crystal, is pinched between the substrates of a pair, and the orientation condition of this electrooptic material is prescribed by the orientation film formed on the field by the side of the property of electrooptic material, and the electrooptic material of a substrate. Therefore, if a level difference is shown in the front face of the orientation film, according to the degree of this level difference, poor orientation will be generated in electrooptic material. Thus, if poor orientation is generated, in this part, it will become difficult to drive electrooptic material good and a contrast ratio will fall by the optical omission of an electro-optic device etc. However, in the case of the electro-optic device of a TFT active-matrix drive mold, since TFT for carrying out switching control of various wiring and pixel electrodes, such as the scanning line, the data line, and a capacity line, etc. is formed on the TFT array substrate at every place, if a certain flattening processing is not performed, according to these wiring and existence of a component, a level difference will arise inevitably in the front face of the orientation film.

[0003] Then, he is trying not to contribute to display light so that it may not be visible about the electrooptic material part which produces poor orientation with this level difference by conventionally covering the field which the level difference has produced in this way by the light-shielding film which established it in the opposite substrate or the TFT array substrate while making equivalent to the pixel inter-electrode gap which adjoins each other the field which such a level difference has produced.

[0004] On the other hand, generally with this kind of electro-optic device, the reversal drive method which reverses the potential polarity impressed to each pixel electrode for degradation prevention of electrooptic material, such as liquid crystal by direct-current-voltage impression, the cross talk in a display image, prevention of a flicker, etc. under a predetermined regulation is adopted. Among these, while performing the display corresponding to the frame of 1, or the picture signal of the field The pixel electrode arranged by even lines while driving the pixel electrode arranged by odd lines with the

potential of straight polarity is driven with the potential of negative polarity. While performing the display corresponding to the following frame following this, or the picture signal of the field Conversely, driving the pixel electrode arranged by odd lines with the potential of negative polarity, while driving the pixel electrode arranged by even lines with the potential of straight polarity 1H reversal drive method which reverses the applied potential polarity with a frame or a field period for every line is used as a reversal drive method which closes high-definition image display with comparatively easy control if . Moreover, 1S reversal drive method which reverses the applied potential polarity with a frame or a field period for every train is also used as a reversal drive method which closes high-definition image display with comparatively easy control if , driving the pixel electrode of the same train with the same polar potential.

[0005]

[Problem(s) to be Solved by the Invention] However, since the opening field of a pixel becomes narrow according to the size of a field with a level difference according to the technique which covers the level difference mentioned above by the light-shielding film, it is difficult to raise the numerical aperture of a pixel into the limited image display field, and to fill the fundamental request in the technical field of the electro-optic device concerned of performing brighter image display. Although the number of wiring and TFT number per unit area increase with detailed-izing of the pixel pitch for performing high definition image display especially, it originates in a fixed limit being in these wiring and detailed-izing of TFT, and since the rate that a level difference field occupies in an image display field becomes high relatively, this problem will be aggravated, so that highly minute-ization of an electro-optic device progresses.

[0006] on the other hand, when the pixel electrode which adjoins each other on a TFT array substrate is the same polarity according to the technique which carries out flattening of the interlayer insulation film under the pixel electrode mentioned above Like [ although especially a problem is not produced ] 1H reversal drive method mentioned above or 1S reversal drive method When such potentials (namely, potential impressed to the pixel electrode which adjoins a line writing direction by the potential or 1S reversal drive method impressed to the pixel electrode which adjoins in the direction of a train each other by 1H reversal drive method) are in reversed polarity Since it becomes larger than the case where flattening is not carried out, in near the edge of a pixel electrode spacing of a pixel electrode and a counterelectrode is located above wiring or TFT by flattening, The trouble that the horizontal electric field (namely, electric field of the slant containing a component parallel to electric field parallel to a substrate side or a substrate side) produced in the pixel inter-electrode which adjoins each other will increase relatively arises. If such horizontal electric field are impressed to the electrooptic material with which impression of the vertical electric field between the pixel electrodes and counterelectrodes which carry out phase opposite (namely, electric field of a direction perpendicular to a substrate side) is assumed, the disclination of electrooptic material will arise and the problem that the optical omission in this part etc. will occur and a contrast ratio will fall will arise. On the other hand, although it is possible to cover the field which horizontal electric field produce by the light-shielding film, now, the trouble that the opening field of a pixel will become narrow according to the size of the field which horizontal electric field produce arises. Since such horizontal electric field become large in connection with a pixel inter-electrode distance which adjoins each other by detailed-ization of a pixel pitch especially being shortened, these problems will be aggravated, so that highly minute-ization of an electro-

optic device progresses.

[0007] Let it be a technical problem to offer an electro-optic device and its manufacture approaches, such as liquid crystal equipment with which the high-definition high and image display bright at a high contrast ratio of the numerical aperture of a pixel becomes possible, by making this invention in view of the trouble mentioned above, and if possible not narrowing the opening field of each pixel, reducing the poor orientation of the electrooptic material resulting from the level difference of the substrate top front face facing electrooptic material, such as liquid crystal.

[0008]

[Means for Solving the Problem] The 1st substrate which has the orientation film by which rubbing processing was carried out in order that the 1st electro-optic device of this invention may solve the above-mentioned technical problem, The 2nd substrate which carries out opposite arrangement with said 1st substrate, and has the orientation film by which rubbing processing was carried out, The level difference section which is formed in the orientation film front face of one [ at least ] substrate of the electrooptic material which intervened between said 1st substrate and said 2nd substrate, and said 1st substrate and said 2nd substrate, grinds to said rubbing processing direction, and serves as lowering, It is characterized by providing the protection-from-light section formed in the field which counters the level difference section used as said grinding lowering of one [ at least ] substrate of said 1st substrate and said 2nd substrate.

[0009] If the case where the case where rubbing processing grinds and it becomes raising, and rubbing processing grind, and it becomes lowering is compared according to research of an invention-in-this-application person, it will have become clear that the poor orientation of the electrooptic material by the level difference has less former notably compared with the latter. That is, in \*\*\*\*\*, remarkable poor orientation will be generated with a level difference to not being based on a level difference but being able to expect comparatively good orientation in \*\*\*\*\*. This is considered to originate in the inclination which is not similar being shown by the case where the case of grinding lowering and an even field are ground, to the same or similar inclination being shown by the case where the interaction of the orientation film and electrooptic material which are finally obtained by rubbing processing and which specify the orientation condition of electrooptic material grinds, and grinds the case of raising, and an even field. So, in this invention, although poor orientation is generated in electrooptic material in the grinding lowering section by shading the field which counters the level difference section used as grinding lowering in the protection-from-light section, it is shaded, and this part is located in the non-opening field of each pixel, and does not carry out an optical omission. That is, it is not necessary to cause the fall of the contrast ratio by poor orientation by shading this grinding lowering section.

[0010] In addition, in order to cover the poor orientation part of the electrooptic material resulting from the level difference in the grinding lowering section, it is more desirable than the width of face of the grinding lowering section to set up the width of face of the protection-from-light section width a little. Moreover, the level difference section may consist of the climax sections formed in the rubbing processing direction and the crossing direction.

[0011] As for this climax section, it is desirable to be formed in the field corresponding to the adjoining pixel inter-electrode driven with a mutually different polarity. According to this configuration, the horizontal electric field which produce the vertical electric field on

the climax section in strength and pixel inter-electrode can be weakened.

[0012] As this drive method, there are electro-optic devices, such as liquid crystal equipment of the matrix drive mold which takes 1H reversal drive method and reversal drive methods, such as 1S reversal drive method, for example. Furthermore, it grinds and the thing of a light-shielding film which grind to the rubbing processing direction of said climax section, and serves as raising and which is not countered is [ the raising section ] desirable. By grinding, in the raising section, it is the part which contributes to a display, without hardly carrying out an optical omission, and a pixel numerical aperture can be raised, without reducing a contrast ratio by grinding and not shading the raising section as much as possible.

[0013] Moreover, the level difference section may consist of the hollow sections formed in the rubbing processing direction and the crossing direction.

[0014] The hollow section may be formed in the slot formed in one side of the 1st substrate and the 2nd substrate, and may arrange wiring in the field of this slot.

[0015] The raising section can contribute a light-shielding film to raising a pixel numerical aperture by grinding, without reducing a contrast ratio by [ which grind to the rubbing processing direction formed in this hollow section, and serves as raising ] not making it counter.

[0016] Moreover, in the field corresponding to the adjoining pixel inter-electrode mutually driven by like-pole nature, it is desirable to carry out flattening processing.

[0017] By flattening processing, the poor orientation of the electrooptic material by the level difference is hardly generated in pixel inter-electrode. Therefore, when shading this field, it can hide by the light-shielding film with narrow width of face. Therefore, a pixel numerical aperture can be raised further.

[0018] Furthermore, it may form in the slot formed in the substrate as flattening processing, and wiring may be arranged in the field of this slot.

[0019] If wiring may use wiring of the data line etc. and it is formed from the film of protection-from-light nature, such as aluminum (aluminum) film, it will become possible [ also giving a protection-from-light function to the data line etc. ] about this field.

[0020] Moreover, as for a pixel inter-electrode distance which carried out flattening processing, which is mutually driven by like-pole nature and which adjoined, it is desirable to make it larger than the thickness of electrooptic material.

[0021] Thereby, generating of the disclination of the electrooptic material by horizontal electric field can be reduced.

[0022] Moreover, even if said rubbing processing direction is a direction which intersects perpendicularly to the grinding lowering section of said level difference section, it may be a direction which crosses aslant to the grinding lowering section of said level difference section.

[0023] Moreover, the 1st substrate which has the orientation film by which rubbing processing was carried out in order that the 2nd electro-optic device of this invention may solve the above-mentioned technical problem, The 2nd substrate which carries out opposite arrangement with said 1st substrate, and has the orientation film by which rubbing processing was carried out, The field section of the liquid crystal which intervened between said 1st substrate and said 2nd substrate, and the liquid crystal which is formed in the orientation film front face of one [ at least ] substrate of said 1st substrate and said 2nd substrate, and accomplishes a reverse tilt angle, It is characterized by providing the protection-from-light section formed in the field which counters the field section of liquid

crystal which accomplishes said reverse tilt angle of one [ at least ] substrate of said 1st substrate and said 2nd substrate.

[0024] According to the 2nd electro-optic device of this invention, a pixel numerical aperture can be raised by shading the field section of liquid crystal which accomplishes a reverse tilt angle, without reducing a contrast ratio.

[0025] Moreover, the 1st substrate which has the orientation film by which rubbing processing was carried out with two or more pixel electrodes in order that the 3rd electro-optic device of this invention may solve the above-mentioned technical problem, The 2nd substrate which has the orientation film by which carried out opposite arrangement with said 1st substrate, and rubbing processing was carried out with the counterelectrode, The electrooptic material which intervened between said 1st substrate and said 2nd substrate, and the level difference section which is formed in said orientation film front face corresponding to said pixel inter-electrode of said 1st substrate, grinds to said rubbing processing direction, and serves as lowering, It is characterized by providing the protection-from-light section formed in the field which counters the level difference section used as said grinding lowering of one [ at least ] substrate of said 1st substrate and said 2nd substrate.

[0026] Moreover, the 1st substrate which has the orientation film by which rubbing processing was carried out with two or more pixel electrodes in order that the 4th electro-optic device of this invention may solve the above-mentioned technical problem, The 2nd substrate which has the orientation film by which carried out opposite arrangement with said 1st substrate, and rubbing processing was carried out with the counterelectrode, The electrooptic material which intervened between said 1st substrate and said 2nd substrate, and the protection-from-light section which is formed in one [ at least ] substrate of said 1st substrate and said 2nd substrate, and specifies a pixel field, It is characterized by providing the level difference section which is formed near the field which counters said protection-from-light section of said orientation film front face of said 1st substrate, grinds to said rubbing processing direction, and serves as raising.

[0027] A pixel numerical aperture can be raised without reducing a contrast ratio by grinding and not shading the raising section as much as possible according to the 4th electro-optic device of this invention.

[0028] Moreover, the 1st substrate which consists of two or more layers which have the orientation film by which rubbing processing was carried out with two or more pixel electrodes in order that the 5th electro-optic device of this invention may solve the above-mentioned technical problem, The 2nd substrate which has the orientation film by which carried out opposite arrangement with said 1st substrate, and rubbing processing was carried out with the counterelectrode, The electrooptic material which intervened between said 1st substrate and said 2nd substrate, and the slot formed in said 1st substrate, Wiring arranged along said slot, and the level difference section formed in said orientation film front face on the field of said slot, It is characterized by being the sense which comes to have the protection-from-light section formed in the field which counters the level difference section used as said grinding lowering of one [ at least ] substrate of said 1st substrate and said 2nd substrate, grinds said rubbing processing direction of said 1st substrate to said level difference section, and serves as lowering.

[0029] Wiring may accomplish a capacity electrode so that storage capacitance may be formed.

[0030] Moreover, the 1st substrate which has two or more pixel electrodes in order that



the 6th electro-optic device of this invention may solve the above-mentioned technical problem, The electrooptic material which intervened between said 1st substrate, the 2nd substrate which carried out opposite arrangement, and said 1st substrate and said 2nd substrate, The climax section which corresponded to said adjoining pixel inter-electrode driven with a mutually different polarity, and was formed in the orientation film front face of said 1st substrate, It is characterized by said climax section possessing the protection-from-light section formed in the field which has the grinding lowering section which grinds to the rubbing processing direction of said 1st substrate, and serves as lowering, and counters said grinding lowering section of one [ at least ] substrate of said 1st substrate and said 2nd substrate.

[0031] Moreover, the substrate for electro-optic devices of this invention is characterized by providing two or more pixel electrodes, the orientation film which was formed on said pixel electrode and by which rubbing processing is carried out, and the level difference section which is formed in said orientation film front face corresponding to said pixel inter-electrode, grinds to said rubbing processing direction, and serves as raising, in order to solve the above-mentioned technical problem.

[0032] The level difference section may rise in order to form in the slot for arranging wiring or to reduce pixel inter-electrode horizontal electric field, and it may be formed in the section.

[0033] Moreover, it is desirable to shade in the protection-from-light section in the part used as grinding lowering of the level difference section.

[0034] Moreover, the 1st substrate and the 2nd substrate which the manufacture approach of the electro-optic device of this invention pinches electrooptic material, and counter mutually, In the manufacture approach of the electro-optic device which comes to have two or more pixel electrodes by which it is prepared on said 1st substrate and the orientation film, and the counterelectrode which counters said pixel electrode and is prepared on said 2nd substrate In the direction of 1 in which a pixel electrode adjoins, a substrate side is formed so that the orientation film between these pixel electrodes and the orientation film on said pixel electrode may carry out flattening. And the process which forms the 1st level difference part of a convex configuration in the pixel inter-electrode substrate side where a pixel electrode adjoins in other directions, The process which forms this pixel electrode so that the edge of said pixel electrode may be located in said 1st level difference part, So that it may lap with the process which performs rubbing processing to said orientation film, and the inclined plane which the direction of the rubbing processing to said orientation film grinds among the inclined planes of said 1st level difference part, and serves as lowering superficially It is characterized by having the process which forms a light-shielding film in either [ at least ] the 1st substrate or the 2nd substrate.

[0035] Moreover, the manufacture approach of other electro-optic devices of this invention The 1st substrate and the 2nd substrate which pinch electrooptic material and counter mutually, and two or more pixel electrodes and orientation film which are prepared on said 1st substrate, It has the counterelectrode which counters said pixel electrode and is prepared on said 2nd substrate. Said two or more pixel electrodes In the manufacture approach of the electro-optic device which consists of the 1st pixel electrode group to carry out a reversal drive with the 1st period, and the 2nd pixel electrode group to carry out a reversal drive with said 1st period and 2nd period of the complementation In the direction in which the pixel electrodes belonging to said same pixel electrode group adjoin each other A substrate side is formed so that the orientation film between the pixel

electrodes belonging to the pixel electrode group of this identitas and the orientation film on said pixel electrode may carry out flattening. And the process which forms the 1st level difference part of a convex configuration in the pixel inter-electrode substrate side where the pixel electrode belonging to said 1st pixel electrode group and the pixel electrode belonging to said 2nd pixel electrode group adjoin, The process which forms this pixel electrode so that the edge of said pixel electrode may be located in said 1st level difference part, So that it may lap with the process which performs rubbing processing to said orientation film, and the inclined plane which the direction of the rubbing processing to said orientation film grinds among the inclined planes of said 1st level difference part, and serves as lowering superficially It is characterized by having the process which forms a light-shielding film in either [ at least ] said 1st substrate or the 2nd substrate.

[0036] By these manufacture approaches, an electro-optic device can be manufactured comparatively easily.

[0037] Such an operation and other gains of this invention are made clear from the gestalt of the operation explained below.

[0038]

[Embodiment of the Invention] Hereafter, the operation gestalt of this invention is explained based on a drawing. Each following operation gestalt applies the electro-optic device of this invention to liquid crystal equipment.

[0039] (The 1st operation gestalt) The configuration of the electro-optic device in the 1st operation gestalt of this invention is explained with reference to drawing 7 from drawing 1. Drawing 1 is equal circuits, such as various components in two or more pixels formed in the shape of [ which constitutes the image display field of an electro-optic device ] a matrix, and wiring. Drawing 2 is a top view of two or more pixel groups where the TFT array substrate with which the data line in the 1st operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other, drawing 3 is the A-A' sectional view of drawing 2 in the 1st operation gestalt, and drawing 4 is the B-B'C-C of drawing 2 [ in / it is a sectional view and / in drawing 5 / the 1st operation gestalt ] sectional view of drawing 2 in the 1st operation gestalt. Moreover, drawing 6 is the diagrammatic top view of the pixel electrode in which the potential polarity in each electrode in 1H reversal drive method and the field which horizontal electric field produce are shown, and drawing 7 is the diagrammatic sectional view showing the situation of the orientation of the liquid crystal molecule at the time of using TN liquid crystal. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing in drawing 5 from drawing 3, scales are made to have differed for each class or every each part material.

[0040] In drawing 1, two or more formation of TFT30 for two or more pixels formed in the shape of [ which constitutes the image display field of the electro-optic device in the 1st operation gestalt ] a matrix to control pixel electrode 9a and the pixel electrode 9a concerned is carried out at the shape of a matrix, and data-line 6a to which a picture signal is supplied is electrically connected to the source field concerned of TFT30. The picture signals S1, S2, --, Sn written in data-line 6a may be supplied to line sequential, and you may make it supply them to this order for every group to two or more data-line 6a which adjoin each other. Moreover, scanning-line 3a is electrically connected to the gate of TFT30, and it consists of predetermined timing so that the scan signals G1, G2, --, Gm may be impressed to scanning-line 3a in pulse line sequential at this order. It connects with the drain field of TFT30 electrically, and pixel electrode 9a writes in the picture signals S1,

S2, --, Sn supplied from data-line 6a in TFT30 which is a switching element when only a fixed period closes the switch to predetermined timing. Fixed period maintenance of the picture signals S1, S2, --, Sn of the predetermined level written in liquid crystal as an example of electrooptic material through pixel electrode 9a is carried out between the counterelectrodes (it mentions later) formed in the opposite substrate (it mentions later). When the orientation and order of molecular association change with the voltage levels impressed, liquid crystal modulates light and enables a gradation display. According to the electrical potential difference impressed when it was in no MARI White mode, the amount of transparency of the incident light to this liquid crystal part decreases, if it is in NOMA reeve rack mode, according to the impressed electrical potential difference, the amount of transmitted lights of the incident light to this liquid crystal part will increase, and light with the contrast according to a picture signal will carry out outgoing radiation from an electro-optic device as a whole. Here, in order to prevent the held picture signal leaking, storage capacitance 70 is added to the liquid crystal capacity and juxtaposition which are formed between pixel electrode 9a and a counterelectrode.

[0041] With the 1st operation gestalt, a drive is performed among various kinds of conventional reversal drive methods mentioned above using 1H reversal drive method (refer to drawing 6 ). Thereby, the flicker generated in a frame or a field period and image display by which especially the vertical cross talk was reduced can be performed, avoiding degradation of the liquid crystal by direct-current-voltage impression.

[0042] In  $\diamond 99 \diamond // \&N0001=219 \&N0552=9 \&N0553=000004$ " Hdrawing 2 , on the TFT array substrate of an electro-optic device, two or more transparent pixel electrode 9a (the profile is shown by dotted-line section 9a') is prepared in the shape of a matrix, and data-line 6a, scanning-line 3a, and capacity line 3b are prepared respectively along the boundary of pixel electrode 9a in every direction. Data-line 6a is electrically connected to the below-mentioned source field among semi-conductor layer 1a which consists of polish recon film through a contact hole 5. Pixel electrode 9a is electrically connected to the below-mentioned drain field among semi-conductor layer 1a through the contact hole 8.

Moreover, scanning-line 3a is arranged so that the bottom of Fig. Nakamigi may counter channel field 1a' shown in the slash field of \*\* among semi-conductor layer 1a, and scanning-line 3a functions as a gate electrode. Thus, TFT30 for pixel switching by which opposite arrangement of the scanning-line 3a was carried out as a gate electrode is formed in the crossing part of scanning-line 3a and data-line 6a at channel field 1a', respectively.

[0043] Capacity line 3b has the main track section mostly extended in the shape of a straight line along with scanning-line 3a, and the lobe projected to the method of drawing Nakagami along with data-line 6a from the part which intersects data-line 6a.

[0044] Especially with the 1st operation gestalt, the field (field where the profile was shown by the thick wire in drawing) which counters the field which touches on a TFT array substrate to the light transmission field of each data-line 6a and each capacity line 3b is trenched [ 201 ]. Flattening processing is performed to the field in which data-line 6a is formed like the after-mentioned by this, the climax section of the shape of a bank as an example of the 1st level difference part is formed in the part which does not intersect data-line 6a among scanning-line 3a, and the hollow-like part as an example of the 2nd level difference part is formed in the part which touches an opening field among capacity line 3b further.

[0045] Furthermore especially with the 1st operation gestalt, rubbing processing is performed in the direction shown in the below-mentioned orientation film which touches

liquid crystal at a TFT array substrate side by the arrow head R1. On the other hand, rubbing processing is performed to the below-mentioned orientation film which touches liquid crystal at an opposite substrate side in the right-angled direction to the arrow head R1. If rubbing processing is performed leftward [ right-angled ] in drawing to an arrow head R1 and TN liquid crystal is more specifically arranged among these orientation film on the orientation film by the side of an opposite substrate, while seeing from an opposite substrate side among these orientation film and twisting TN liquid crystal 90 degrees in the counterclockwise direction, the liquid crystal equipment which has the direction of clear vision in the direction of the 45 diagonal right is constituted. Or if rubbing processing is performed in the almost right-angled direction of drawing Nakamigi to an arrow head R1 and TN liquid crystal is arranged among these orientation film on the orientation film by the side of an opposite substrate, while seeing from an opposite substrate side among these orientation film and twisting TN liquid crystal 90 degrees in the clockwise direction, the liquid crystal equipment which has the direction of clear vision in the direction of the 45 diagonal left is constituted. Moreover, rubbing processing may be carried out in an arrow head R2 or the direction of R3 at the below-mentioned orientation film which touches liquid crystal at a TFT array substrate side, and rubbing processing may be performed to the below-mentioned orientation film which touches liquid crystal at an opposite substrate side in the almost right-angled direction to an arrow head R2 or R3. If such a configuration is taken, since the direction of clear vision of TN liquid crystal can be carried out in the direction of R1, or the direction contrary to R1, in the case of the projector of the double plate type constituted combining the liquid crystal equipment of three sheets, it becomes possible to double the direction of clear vision of TN liquid crystal, the irregular color on a display can be suppressed, and it is advantageous to it. Furthermore, with this operation gestalt, since flattening is realizable by embedding a part of data-line 6a and capacity line 3b [ at least ], the poor orientation of the liquid crystal by the level difference can be stopped as much as possible.

[0046] Next, as shown in the sectional view of drawing 3 , the electro-optic device is equipped with the transparent TFT array substrate 10 and the transparent opposite substrate 20 by which opposite arrangement is carried out at this. The TFT array substrate 10 consists of for example, a quartz substrate, a glass substrate, and a silicon substrate, and the opposite substrate 20 consists of a glass substrate or a quartz substrate. Pixel electrode 9a is prepared in the TFT array substrate 10, and the orientation film 16 with which rubbing processing was performed is formed in the bottom. Pixel electrode 9a consists of transparent conductive film, such as for example, ITO (Indium Tin Oxide) film. Moreover, the orientation film 16 consists of organic film, such as for example, polyimide film.

[0047] On the other hand, it crosses to the opposite substrate 20 all over the, the counterelectrode 21 is formed, and the orientation film 22 with which rubbing processing was performed is formed in the bottom. A counterelectrode 21 consists of transparent conductive film, such as for example, ITO film. Moreover, the orientation film 22 consists of organic film, such as polyimide film.

[0048] TFT30 for pixel switching which carries out switching control of each pixel electrode 9a is formed in the location which adjoins each pixel electrode 9a at the TFT array substrate 10.

[0049] As further shown in the opposite substrate 20 at drawing 3 , the light-shielding film 23 is formed in the non-opening field of each pixel. For this reason, incident light does not

invade into channel field 1a' of semi-conductor layer 1a of TFT30 for pixel switching, low concentration source field 1b, and low concentration drain field 1c from the opposite substrate 20 side. Furthermore, a light-shielding film 23 has functions, such as color mixture prevention of the color material at the time of forming improvement in a contrast ratio, and a color filter. With the 1st operation gestalt, in addition, by shading the part which met data-line 6a among the non-opening fields of each pixel by data-line 6a of the protection-from-light nature which consists of aluminum etc. the non-opening field which could specify the profile part which met data-line 6a among the opening fields of each pixel, and met this data-line 6a -- redundancy -- you may constitute so that it may shade by the light-shielding film 23 independently prepared in the opposite substrate 20-like.

[0050] Thus, it is constituted, and between the TFT array substrates 10 and the opposite substrates 20 which have been arranged so that pixel electrode 9a and a counterelectrode 21 may meet, the liquid crystal which is an example of electrooptic material is enclosed with the space surrounded by the below-mentioned sealant, and the liquid crystal layer 50 is formed. The liquid crystal layer 50 takes a predetermined orientation condition with the orientation film 16 and 22 in the condition that the electric field from pixel electrode 9a are not impressed. The liquid crystal layer 50 consists of liquid crystal which mixed the pneumatic liquid crystal of a kind or some kinds. It is the adhesives which consist of a photo-setting resin or thermosetting resin in order that a sealant may stick the TFT array substrate 10 and the opposite substrate 20 around those, and gap material, such as glass fiber for making distance between both substrates into a predetermined value or a glass bead, is mixed.

[0051] Furthermore, the substrate insulator layer 12 is formed between the TFT array substrate 10 and TFT30 for two or more pixel switching. The substrate insulator layer 12 has the function to prevent degradation of the property of TFT30 for pixel switching with the dry area at the time of polish of the front face of the TFT array substrate 10, the dirt which remains after washing, by being formed all over the TFT array substrate 10. The substrate insulator layer 12 consists of high insulation glass, such as NSG (non doped silicate glass), PSG (phosphorus silicate glass), BSG (boron silicate glass), and BPSG (boron phosphorus silicate glass), or silicon oxide film, a silicon nitride film, etc.

[0052] Storage capacitance 70 is constituted by considering as the dielectric film which considered as the 1f of the 1st storage capacitance electrodes, used as the 2nd storage capacitance electrode a part of capacity line 3b which counters this, installed [ semi-conductor layer 1a was installed from high concentration drain field 1e, and ] the insulating thin film 2 containing gate dielectric film with the 1st operation gestalt from the location which counters scanning-line 3a, and was pinched by inter-electrode [ these ].

[0053] In drawing 3 TFT30 for pixel switching It has LDD (Lightly Doped Drain) structure. Channel field 1a' of semi-conductor layer 1a in which a channel is formed of the electric field from scanning-line 3a and concerned scanning-line 3a, 1d list of high concentration source fields of low concentration source field 1b of the insulating thin film 2 containing the gate dielectric film with which scanning-line 3a and semi-conductor layer 1a are insulated, data-line 6a, and semi-conductor layer 1a and low concentration drain field 1c, and semi-conductor layer 1a is equipped with high concentration drain field 1e. One to which it corresponds of two or more pixel electrode 9a is connected to high concentration drain field 1e through the contact hole 8. Moreover, on scanning-line 3a and capacity line 3b, the 1st interlayer insulation film 4 with which the contact hole 8 which leads to the contact hole 5 and high concentration drain field 1e which lead to 1d of high

concentration source fields was formed respectively is formed. Furthermore, on data-line 6a and the 1st interlayer insulation film 4, the 2nd interlayer insulation film 7 with which the contact hole 8 to high concentration drain field 1e was formed is formed. The above-mentioned pixel electrode 9a is prepared in the top face of the 2nd interlayer insulation film 7 constituted in this way.

[0054] As shown in drawing 4, data-line 6a is prepared in the non-opening field of each pixel located in the gap of pixel electrode 9a which adjoins right and left by drawing 2, and the part which met data-line 6a among the profiles of the opening field of each pixel by data-line 6a is specified, and the optical omission in the non-opening field concerned is prevented by data-line 6a. Moreover, storage capacitance 70 is formed in the bottom of data-line 6a using the part projected along the bottom of data-line 6a from the main track section of capacity line 3b, and the deployment of a non-opening field is achieved.

[0055] As shown in drawing 5, the part which met scanning-line 3a among the profiles of the opening field of each pixel by the light-shielding film 23 which scanning-line 3a and capacity line 3b are prepared in the non-opening field of each pixel located in the gap of pixel electrode 9a which adjoins each other up and down by drawing 2, and was prepared in the opposite substrate 20 is specified, and the optical omission in the non-opening field concerned is prevented by the light-shielding film 23.

[0056] As shown in drawing 3 and drawing 4, the field which counters data-line 6a, capacity line 3b, and TFT30 on the TFT array substrate 10 especially with the 1st operation gestalt is trenched [ 201 ], and these are embedded in the slot 201. Furthermore, you may make it also embed partially scanning-line 3a which intersects data-line 6a in a slot 201.

[0057] And as shown in drawing 4, the depth of a slot 201 is set up so that the height of the top face of the 3rd interlayer insulation film 7 which is the substrate side of pixel electrode 9a located above data-line 6a may be mostly in agreement with the height of the top face of the 3rd interlayer insulation film 7 in the central field of pixel electrode 9a which occupies most opening fields of each pixel. Thereby, flattening processing to data-line 6a is performed.

[0058] On the other hand, as shown in drawing 5, the climax section 301 as an example of the 1st level difference part is formed in the substrate side of pixel electrode 9a above scanning-line 3a, and the hollow-like part 302 as an example of the 2nd level difference part is formed in the substrate side of pixel electrode 9a above capacity line 3b. Thus, it rises above capacity line 3b, and not the section but the hollow-like part 302 is formed, because the thickness from the TFT array substrate 10 in the field in which capacity line 3b was formed to a substrate side is thinner than the thickness from the TFT array substrate 10 in the field in which data-line 6a was formed to a substrate side. Furthermore, as shown in drawing 5, rubbing processing is performed in the direction shown in the orientation film 16 by the side of the TFT array substrate 10 by the arrow head R1. On the other hand, rubbing processing is performed to the orientation film 22 by the side of the opposite substrate 10 in the right-angled direction to the arrow head R1 as mentioned above. And since the front face of the orientation film 16 goes up to the inclined plane of the climax section 301 to the direction of rubbing, become grinding raising, grind and the raising part 401 is formed in it. It grinds and the raising part 402 is formed, and since a field descends to the inclined plane from the climax part 301 to the hollow-like part 302 which serves as grinding raising since a field goes up to the direction of rubbing to the direction of rubbing, the grinding lowering part 403 used as grinding lowering is formed in

the inclined plane of the hollow-like part 302. In addition, the hollow-like part 302 in drawing 5 is the most effective if it is made into the same height as pixel electrode 9a in an opening field.

[0059] According to research of an invention-in-this-application person, it grinds here, and in the raising sections 401 and 402, it is not based on a level difference but the orientation of comparatively good liquid crystal is checked. On the other hand, in the grinding lowering section 403, the poor orientation of remarkable liquid crystal is checked with the level difference. If the direction of this of the pre tilt angle of liquid crystal corresponds with the level difference direction mostly, even if there is a level difference, an optical omission does not arise, but when the direction of a pre tilt angle is contrary to the level difference direction, an optical omission will arise according to a reverse tilt phenomenon. So, in the 1st example, the grinding lowering section 403 is shaded by the light-shielding film 23 formed in the opposite substrate 20. Under the present circumstances, it is prescribed that it grinds and the flat-surface layout of a light-shielding film 23 does not shade by the light-shielding film 23 as much as possible about the raising sections 401 and 402. Therefore, since the optical omission of the pixel electrode 9a which ground and has been arranged on the raising section 401 and 402, respectively is hardly carried out, it can increase the opening field which penetrates light conventionally. That is, a pixel numerical aperture can be raised, without reducing a contrast ratio by grinding in this way and not shading the raising sections 401 and 402 as much as possible. On the other hand, in the grinding lowering section 403, although the poor orientation of liquid crystal is generated, this part is shaded, it is located in the non-opening field of each pixel, and an optical omission does not carry out.

[0060] Thus, it is not necessary to cause the fall of the contrast ratio by poor orientation by shading the grinding lowering section 403 by the light-shielding film 23. In addition, in order to cover the poor orientation part of the liquid crystal resulting from the grinding lowering section 403, it is more desirable than the width of face of the grinding lowering section 403 to set up the width of face of a light-shielding film 23 width a little. Moreover, it cannot be overemphasized that a light-shielding film 23 may be formed not on the opposite substrate 20 but on the TFT array substrate 10.

[0061] On the other hand, about near the edge of pixel electrode 9a in alignment with data-line 6a, flattening of the pixel electrode 9a is carried out by being embedded at the data-line 6a fang furrow 201, and the poor orientation of the liquid crystal by the level difference is hardly generated in this part. In addition, since the poor orientation of the liquid crystal by the level difference is hardly generated to data-line 6a to which flattening processing was performed, a light-shielding film may be omitted that what is necessary is to hide only the part by the light-shielding film with narrow width of face. It is advantageous when raising a pixel numerical aperture in the 1st example especially, since the protection-from-light function is given to data-line 6a which consists of aluminum (aluminum) film etc. as mentioned above.

[0062] According to the electro-optic device of the 1st operation gestalt the above result, flattening processing is performed near the edge of pixel electrode 9a in alignment with data-line 6a by one side. On the other hand By grinding near the edge of pixel electrode 9a in alignment with scanning-line 3a, hiding the lowering section 403 by the light-shielding film 23, and reducing degradation of the display grace by the level difference as much as possible And a pixel numerical aperture can be raised, without grinding and reducing a contrast ratio, also using positively the pixel electrode section in the raising sections 401



and 402.

[0063] With reference to drawing 6 , the relation of the potential polarity of pixel electrode 9a and the generating field of horizontal electric field in 1H reversal drive method adopted with the 1st operation gestalt which adjoin each other is explained here.

[0064] Namely, as shown in drawing 6 (a), during the period which displays the field of eye n (however, n natural number) watch, or the picture signal of a frame, it is not reversed and pixel electrode 9a drives the polarity of the liquid crystal drive potential shown by + or - in every pixel electrode 9a with the same polarity for every line. As shown in drawing 6 (b) after that, it faces displaying the n+1st fields or the picture signal of one frame. The polarity of the liquid crystal drive potential in each pixel electrode 9a is reversed, during the period which displays these n+1st fields or the picture signal of one frame, it is not reversed and pixel electrode 9a drives the polarity of the liquid crystal drive potential shown by + or - in every pixel electrode 9a with the same polarity for every line. And the condition which showed in drawing 6 (a) and drawing 6 (b) is repeated with the 1 field or the period of one frame, and the drive by 1H reversal drive method in the 1st operation gestalt is performed. Consequently, according to the 1st operation gestalt, image display by which the cross talk and the flicker were reduced can be performed, avoiding degradation of the liquid crystal by direct-current-voltage impression. In addition, according to the 1H reversal drive method, compared with 1S reversal drive method, it is advantageous at the point which does not almost have the cross talk of a lengthwise direction.

[0065] By 1H reversal drive method, the generating field C1 of horizontal electric field always serves as near the gap between pixel electrode 9a which adjoin a lengthwise direction (the direction of Y) so that drawing 6 (a) and drawing 6 (b) may show.

[0066] Then, as shown in drawing 5 , the climax section 301 is formed with the 1st operation gestalt, and the vertical electric field in near the edge of pixel electrode 9a arranged on this climax section 301 are strengthened. As shown in drawing 5 , it rises and, more specifically, only the part of the level difference of the section 301 narrows the distance d1 of the near the edge of pixel electrode 9a and the counterelectrode 21 which have been arranged on the climax section 301. On the other hand, as shown in drawing 4 , to data-line 6a, flattening processing is performed and the distance d2 near the edge of pixel electrode 9a and between a counterelectrode 21 becomes almost the same as the distance D between pixel electrode 9a and the counterelectrodes 21 in the central field which occupies most pixel electrodes.

[0067] Therefore, it can set to the generating field C1 of the horizontal electric field shown in drawing 6 , and the vertical electric field between pixel electrode 9a and a counterelectrode 21 can be strengthened. And in drawing 5 , even if distance d1 narrows, since the gap W1 between pixel electrode 9a which adjoin each other is fixed, the magnitude of the horizontal electric field which become strong, so that a gap W1 narrows is also fixed [ the gap ]. For this reason, in the generating field C1 of the horizontal electric field shown in drawing 6  $R > 6$ , the vertical electric field over horizontal electric field can be strengthened, and the generating field of the disclination of the liquid crystal in the generating field C1 of horizontal electric field can be locally reduced by using vertical electric field as a rule target more as this result.

[0068] In addition, since flattening processing is performed to data-line 6a as shown in drawing 4 , generating of the poor orientation of the liquid crystal which originated in the level difference by data-line 6a etc. in this part can be reduced. Although vertical electric



field are not strengthened here when the distance  $d_2$  between pixel electrode 9a and a counterelectrode 21 becomes short since flattening processing is performed, in this part, horizontal electric field are not generated among pixel electrode 9a which adjoin each other as shown in drawing 6 . Therefore, in this part, the orientation condition of liquid crystal can be made very good by flattening processing, without taking the cure to horizontal electric field.

[0069] According to the 1st operation gestalt the above result, its attention is paid to the property of the horizontal electric field generated in 1H reversal drive method. In the generating field C1 of horizontal electric field In the field which horizontal electric field do not generate, the bad influence by the level difference of a pixel electrode 9a front face is reduced by performing flattening at the same time it reduces the bad influence by horizontal electric field by strengthening vertical electric field by arranging the edge of pixel electrode 9a in the climax section 301. Thus, by reducing synthetically the poor orientation of the liquid crystal by the disclination of liquid crystal by horizontal electric field, and the level difference, the light-shielding film 23 for hiding the poor orientation part of liquid crystal is also small, and ends. Therefore, the numerical aperture of each pixel can be raised further, without causing degradation of display grace, such as an optical omission.

[0070] Incidentally, according to research of an invention-in-this-application person, in order to make it a liquid crystal molecule move good by electric-field impression which maintains lightfastness on a certain amount of level, and does not make the impregnation process of liquid crystal difficult, but can be set working, a certain amount of thickness (according to the present technique, it is about 3 micrometers) is required for the thickness of the liquid crystal layer 50. On the other hand, after making shorter than the distance  $d_1$  between pixel electrode 9a and the counterelectrodes 21 in this part the gap  $W_1$  (refer to drawing 5 ) between pixel electrode 9a which adjoin each other (namely,  $W_1 < d_1$ ), it has become clear that the bad influence by horizontal electric field actualizes. Therefore, in order to attain high numerical aperture-ization of a pitch minutely pixel, by having made it thin, the malfunction of ununiformity-izing of the thickness of the liquid crystal layer 50, a light-fast fall, difficult-izing of an impregnation process, and a liquid crystal molecule etc. will generate the thickness  $D$  of the liquid crystal layer 50 (refer to drawing 4 and drawing 5 ) in the whole simply. Conversely, in having narrowed the gap  $W_1$  between pixel electrode 9a which adjoin each other simply, without making the liquid crystal layer 50 thin, in order to attain high numerical aperture-ization of a pitch minutely pixel, since horizontal electric field become large compared with vertical electric field, the disclination of the liquid crystal by the horizontal electric field concerned will actualize. Like [ if the special feature in such liquid crystal equipment is taken into consideration ] the 1st operation gestalt mentioned above By not narrowing the thickness  $D$  of the liquid crystal layer 50 in the field of others which occupy the great portion of pixel electrode 9a while narrowing the thickness  $d_1$  of the liquid crystal layer 50 only in the field which horizontal electric field produce (to for example, about 1.5 micrometers) the reservation of the thickness  $D$  of the liquid crystal layer 50 is enough enabled (to for example, about 3 micrometers), and it is relatively strong in horizontal electric field -- there is nothing -- making -- while -- the configuration which has the gap  $W_1$  between pixel electrode 9a which adjoin each other narrowed is very effective when attaining raise in the numerical aperture of a pitch minutely pixel, and highly minute-ization of a display image.

[0071] the 1st operation gestalt -- especially -- drawing 5 -- setting -- desirable --  $0.5D$

< -- W1 -- relation is satisfied -- as -- pixel electrode 9a -- plane configuration -- carrying out -- further --  $d1 + 300\text{nm}$  (nano meter)  $\leq D$  It rises so that relation may be satisfied, and the section 301 is formed. That is, if it heaps up until it makes it seldom bring between pixel electrode 9a close and a level difference is set to 300nm or more in the climax section 301, the bad influence by horizontal electric field can enlarge the vertical electric field in this field to horizontal electric field even at extent which does not surface practically. Moreover, in order to attain raise in the numerical aperture of a pitch minutely pixel, and highly minute-ization of a display image, it is effective to make a gap W1 and a gap W2 as small as possible, but in order not to actualize the bad influence of horizontal electric field, this gap W1 cannot be recklessly made small. If a gap W1 is small set up here until it is set to  $W1 \ll d1$ , it is the most effective in order to attain high numerical aperture-ization of a pitch minutely pixel, without causing degradation of display grace.

[0072] It is desirable to constitute from a 1st operation gestalt furthermore, so that the edge of pixel electrode 9a may be located near the top-most vertices of the climax section 301. Thus, if constituted, it can rise and distance d1 between the edge of the pixel electrode 9a concerned and a counterelectrode 21 can be shortened at the maximum using the height of the section 301. This becomes possible to strengthen vertical electric field to horizontal electric field in the generating field C1 of horizontal electric field, using the configuration of the climax section 301 very efficiently.

[0073] In addition, especially with the 1st operation gestalt, it rises, as shown in drawing 5, and the section 301 and the hollow-like part 302 have the configuration which makes two edges of the pixel electrode driven by the driver voltage of reversed polarity at the time of 1H reversal drive the height which is different from each other. Therefore, distance between these two edges can be lengthened not only with a superficial distance but with the distance of the height direction (that is, y, then the distance of these edges are set to one  $(x^2 + y^2)$  half in the superficial distance x and the distance of the height direction). Thereby, it can see superficially and can narrow further the pixel inter-electrode which adjoins each other. Horizontal electric field stop according to the distance of the height direction concerned, it not only can weakening the horizontal electric field to which a pixel inter-electrode distance which adjoins each other takes for becoming long, and becomes small, but therefore, almost occurring. Consequently, generating of the disclination of the liquid crystal by horizontal electric field can be reduced efficiently. In addition, the edge of pixel electrode 9a which adjoins each other may be formed in the field to which the climax part 301 becomes the highest in the generating field C1 of horizontal electric field. In this case, since the distance d1 between the edge of pixel electrode 9a and a counterelectrode 21 narrows even if horizontal electric field occur, vertical electric field can be relatively strengthened to horizontal electric field, and the disclination of the liquid crystal by horizontal electric field can be reduced efficiently.

[0074] As shown in drawing 7 (b) here, with the 1st operation gestalt, preferably, the liquid crystal layer 50 consists of TN (Twisted Nematic) liquid crystal, and the taper is attached to the side face of the climax section 301. And the inclination direction of pre tilt angle theta and the inclination direction of a taper of [ on the TFT array substrate 10 of TN liquid crystal to apply ] double.

[0075] That is, orientation is carried out so that each liquid crystal molecule 50a may start perpendicularly from a substrate side, as the arrow head showed in the state of electrical-potential-difference impression, respectively, while carrying out orientation so that each liquid crystal molecule 50a of liquid crystal molecule of TN liquid crystal 50a might be in a

condition almost parallel to a substrate side fundamentally in the state of no electrical-potential-difference impressing as shown in drawing 7 (a), and it could twist gradually towards the opposite substrate 20 from the TFT array substrate 10. For this reason, when the thickness D of liquid crystal is fixed even if the thickness d1 of liquid crystal becomes small gradually along a side face between the climax section 301 and the opposite substrate 20 if the taper is attached to the side face of the climax section 301 and the inclination direction of pre tilt angle theta of TN liquid crystal and the inclination direction of a taper moreover double as shown in drawing 7 (b), the orientation condition of near good liquid crystal is acquired. That is, the poor orientation of the liquid crystal resulting from the level difference produced by existence of the climax section 301 can be stopped as much as possible. If the inclination direction of pre tilt angle theta of TN liquid crystal and the inclination direction of a taper do not double temporarily as shown in drawing 7 (c), liquid crystal molecule 50b from which other liquid crystal molecule 50a starts between the climax section 301 and the opposite substrate 20 in an opposite direction will rise, it will generate near the section 301, an orientation condition will become discontinuity by this, and the disclination of liquid crystal will arise.

[0076] (Manufacture process of the 1st operation gestalt) Next, the manufacture process by the side of the TFT array substrate which constitutes the electro-optic device in the 1st operation gestalt with the above configurations is explained with reference to drawing 8. In addition, drawing 8 is process drawing in which making each class by the side of the TFT array substrate in each process correspond to the B-B'-C-C' of cross-section and drawing 2 ' cross section of drawing 2 like drawing 4 and drawing 5, and showing it.

[0077] As first shown in the process (a) of drawing 8, the TFT array substrates 10, such as a quartz substrate, a hard glass substrate, and a silicon substrate, are prepared first, and a slot 201 is formed in the field which should form data-line 6a etc. by etching processing etc.

[0078] Next, as shown in the process (b) of drawing 8, data-line 6a is formed on the TFT array substrate 10 with which the slot 201 was formed at scanning-line 3a and a capacity line 3b list using thin film coating technology. It is parallel to this and \*\*\*\* TFT30 and storage capacitance 70 which were shown in drawing 3 are formed.

[0079] More specifically on the TFT array substrate 10 with which the slot 201 was formed With ordinary pressure or a reduced pressure CVD method, for example, TEOS (tetrapod ethyl orthochromatic silicate) gas, TEB (tetrapod ethyl boat rate) gas, TMOP (tetrapod methyl oxy-FOSU rate) gas, etc. are used. It consists of silicate glass film, such as NSG, PSG, BSG, and BPSG, a silicon nitride film, silicon oxide film, etc., and the substrate [ in which thickness is about 500-2000nm ] insulator layer 12 is formed. Next, solid phase growth of the polish recon film is carried out by heat-treating by forming the amorphous silicon film with reduced pressure CVD etc. on the substrate insulator layer 12. Or the polish recon film is directly formed with a reduced pressure CVD method etc. without passing through the amorphous silicon film. Next, semi-conductor layer 1a which has a predetermined pattern containing the 1f of the 1st storage capacitance electrodes of \*\*\*\* shown in drawing 2 is formed by giving a photolithography process, an etching process, etc. to this polish recon film. Next, the insulating thin film 2 which contains the dielectric film for storage capacitance formation by thermal oxidation etc. with the gate dielectric film of TFT30 shown in drawing 3 R> 3 is formed. consequently, the thickness of semi-conductor layer 1a -- the thickness of about 30-150nm -- desirable -- the thickness

of about 35-50nm -- becoming -- the thickness of the insulating thin film 2 -- the thickness of about 10-150nm -- it becomes the thickness of about 30-100nm preferably. Next, the polish recon film is deposited on the thickness of about 100-500nm with a reduced pressure CVD method etc., and scanning-line 3a of a \*\*\*\* predetermined pattern and capacity line 3b which showed P (Lynn) further to drawing 2 according to the photolithography process, the etching process, etc. after electric-conduction-izing this polish recon film with thermal diffusion or doping are formed. In addition, scanning-line 3a and capacity line 3b are good also as a multilayer interconnection which could form by metal alloy film, such as refractory metal metallurgy group silicide, and was combined with the polish recon film etc. Next, TFT30 for pixel switching of the LDD structure containing low concentration source field 1b and low concentration drain field 1c, 1d of high concentration source fields, and high concentration drain field 1e is formed by doping an impurity in two steps, low concentration and high concentration.

[0080] In addition, in parallel to the process (b) of drawing 8, circumference circuits which consist of TFT(s), such as a data-line drive circuit and a scanning-line drive circuit, may be formed in the periphery on the TFT array substrate 10.

[0081] Next, as shown in the process (c) of drawing 8, the 1st interlayer insulation film 4 which consists of silicate glass film, such as NSG, PSG, BSG, and BPSG, a silicon nitride film, silicon oxide film, etc. is formed using ordinary pressure or a reduced pressure CVD method, TEOS gas, etc. so that the layered product which consists of scanning-line 3a, capacity line 3b, an insulating thin film 2, and a substrate insulator layer 12 may be covered. Let the 1st interlayer insulation film 4 be about 1000-2000nm thickness. In addition, in parallel to this heat baking, it gets mixed up, and in order to activate semi-conductor layer 1a, about 1000-degree C heat treatment may be performed. And the contact hole for connecting with wiring which punctures the contact hole 5 for connecting electrically 1d of high concentration source fields of data-line 6a and semi-conductor layer 1a shown in drawing 3 to the 1st interlayer insulation film 4 and the insulating thin film 2, and illustrates neither scanning-line 3a nor capacity line 3b in a substrate boundary region can also be punctured according to the same process as a contact hole 5. Then, on the 1st interlayer insulation film 4, after depositing low resistance metal membrane metallurgy group silicide film, such as aluminum, on the thickness of about 100-500nm by sputtering etc., data-line 6a is formed according to a photolithography process, an etching process, etc.

[0082] Next, as shown in the process (d) of drawing 8, the 2nd interlayer insulation film 7 is formed on data-line 6a. Moreover, as shown in drawing 3 R> 3, the contact hole 8 for connecting electrically pixel electrode 9a and high concentration drain field 1e is formed by dry etching or wet etching, such as reactive ion etching and reactant ion beam etching. Then, on the 2nd interlayer insulation film 7, transparent conductive film, such as ITO film, is deposited on the thickness of about 50-200nm by sputtering processing etc., and pixel electrode 9a is further formed according to a photolithography process, an etching process, etc. In addition, when using the electro-optic device concerned as a reflective mold, pixel electrode 9a may be formed from an opaque ingredient with high reflection factors, such as aluminum.

[0083] While trenching [ 201 ] the TFT array substrate 10, forming data-line 6a and performing flattening processing to data-line 6a according to the manufacture approach of the 1st operation gestalt as mentioned above, the climax section 301 and the hollow-like part 302 which were mentioned above and which grind, grind against the raising section

401 and 402 lists, and have the lowering section 403 can be formed by embedding a part of capacity line 3b and scanning-line 3a in a slot 201. Thereby, the liquid crystal equipment of the 1st operation gestalt which reduces generating of the disclination of the liquid crystal by the poor orientation of the liquid crystal by the level difference and horizontal electric field can be manufactured comparatively easily.

[0084] (The 2nd operation gestalt) The configuration of the electro-optic device in the 2nd operation gestalt of this invention is explained with reference to drawing 11 from drawing 2 and drawing 9. That is, it is the top view of two or more pixel groups where the TFT array substrate with which drawing 2 was common in the 1st operation gestalt with the substrate, and the data line in the 2nd operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other, and drawing 9 is the A-A' sectional view of drawing 2 in the 2nd operation gestalt, and drawing 10 is the B-B'C-C of drawing 2 [ in / it is a sectional view and / in drawing 1111 / the 2nd operation gestalt ] sectional view of drawing 2 in the 2nd operation gestalt. In addition, in order to make each class and each part material into the magnitude of extent which can be recognized on a drawing in drawing 11 from drawing 9, scales are made to have differed for each class or every each part material. Moreover, about the same component as the 1st operation gestalt shown in drawing 5 from drawing 3 in the 2nd operation gestalt shown in drawing 11 R> 1 from drawing 9, the same reference mark is attached and the explanation is omitted.

[0085] About the circuitry in the 2nd operation gestalt, it is the same as that of the case of the 1st operation gestalt shown in drawing 1.

[0086] as shown in drawing 11 from drawing 9, in the 2nd operation gestalt, the TFT array substrate 10 was trenched [ 201 ] with the 1st operation gestalt -- receiving -- TFT array substrate 10' -- slot 201' is dug in substrate insulator layer 12' formed upwards. And the configuration of the top face of substrate insulator layer 12' is the same as the configuration of the top face of the substrate insulator layer 12 in the 1st example. About the other configurations and the actuation in the 2nd example, it is the same as that of the case of the 1st operation gestalt.

[0087] According to the 2nd operation gestalt the above result, it is possible to acquire the same effectiveness as the 1st operation gestalt.

[0088] In addition, as a slot which embeds data-line 6a etc., it is not restricted to the slot 201 of the 1st and 2nd operation gestalt or slot 201' which were mentioned above.

[0089] For example, as shown in drawing 12 (a), slot 201a may be formed by performing etching processing so that substrate insulator layer 12a may be formed on TFT array substrate 10a, substrate insulator layer 12a may be penetrated and TFT array substrate 10a may be dug. As shown in drawing 12 (b), insulator layer 12b is first formed on TFT array substrate 10b, etching processing etc. may be performed to this and slot 201b may be formed in the substrate insulator layer which consists of two-layer by forming thin insulator layer 12b' on this further. In this case, the depth of slot 201b can be controlled by thickness of insulator layer 12b, and the thickness of the pars basilaris ossis occipitalis of slot 201b can be controlled by insulator layer 12b'. Or as shown in drawing 12 (c), slot 201c may be formed in the substrate insulator layer which consists of two-layer by forming thin insulator layer 12c which is hard to be etched first on TFT array substrate 10c, forming insulator layer 12c' which is easy to be etched on this, and performing etching processing to this insulator layer 12c'. In this case, the thickness of the pars basilaris ossis occipitalis of slot 201c can be controlled by thickness of insulator layer 12c, and the depth of slot 201c can be controlled by insulator layer 12c'. In drawing 12 (b) and the

configuration of (c), it is advantageous, in case a refractory metal is formed so that TFT for pixel switching may be shaded from a TFT array substrate side between a substrate insulator layer and a TFT array substrate. Thus, it becomes possible to insulate electrically a light-shielding film and TFT for pixel switching by forming a substrate insulator layer in the field in which the slot was formed.

[0090] In each operation gestalt explained above, it is also possible to adopt 1S reversal drive method mentioned above. In this case, since horizontal electric field occur among pixel electrode 9a which adjoin a line writing direction (the direction of X), while carrying out flattening of the substrate side of pixel electrode 9a along with scanning-line 3a By rising along with data-line 6a, forming the section 301, narrowing the distance between pixel electrode 9a and a counterelectrode 21 in the field which this horizontal electric field generate, and strengthening vertical electric field, you may constitute so that the bad influence by the horizontal electric field concerned may be reduced. every [ furthermore, ] two lines which may be made to reverse the polarity of driver voltage for every party, and adjoin each other by 1H reversal drive method in this invention -- or you may make it reversed for every multi-line every two trains which may be made to reverse the polarity of driver voltage for every single tier, and adjoin each other by 1S reversal drive method in this invention similarly -- or you may make it reversed for every two or more trains

[0091] (The whole electro-optic device configuration) The whole electro-optic device configuration in each operation gestalt constituted as mentioned above is explained with reference to drawing 13 and drawing 14 . In addition, drawing 13 is the top view which looked at the TFT array substrate 10 from the opposite substrate 20 side with each component formed on it, and drawing 14 is a H-H' sectional view of drawing 13 .

[0092] In drawing 13 , on the TFT array substrate 10, the sealant 52 is formed along the edge and the frame 53 which specifies the circumference of the image display field which consists of an ingredient which is the same as a light-shielding film 23, or is different is formed in parallel to the inside. The data-line drive circuit 101 and the external circuit connection terminal 102 which drive data-line 6a by supplying a picture signal to data-line 6a to predetermined timing are prepared in the field of the outside of a sealant 52 along with one side of the TFT array substrate 10, and the scanning-line drive circuit 104 which drives scanning-line 3a is formed along with two sides which adjoin this one side by supplying a scan signal to scanning-line 3a to predetermined timing. If the scan signal delay supplied to scanning-line 3a does not become a problem, the thing only with one side sufficient [ the scanning-line drive circuit 104 ] cannot be overemphasized. Moreover, the data-line drive circuit 101 may be arranged on both sides along the side of an image display field. For example, the data line of an odd number train supplies a picture signal from the data-line drive circuit arranged along one side of an image display field, and you may make it the data line of an even number train supply a picture signal from the data-line drive circuit arranged along the side of the opposite side of said image display field. Thus, if it is made to drive data-line 6a in the shape of a ctenidium, since the occupancy area of the data-line drive circuit 101 is extensible, it becomes possible to constitute a complicated circuit. Furthermore, two or more wiring 105 for connecting between the scanning-line drive circuits 104 established in the both sides of an image display field is formed in one side in which the TFT array substrate 10 remains. Moreover, in at least one place of the corner section of the opposite substrate 20, the flow material 106 for taking a flow electrically between the TFT array substrate 10 and the opposite substrate 20 is formed. And as shown in drawing 14 , the opposite substrate 20 with the almost same profile as

the sealant 52 shown in drawing 13 has fixed to the TFT array substrate 10 by the sealant 52 concerned.

[0093] In addition, on the TFT array substrate 10, the inspection circuit for inspecting the sampling circuit which impresses a picture signal to two or more data-line 6a to predetermined timing, the precharge circuit which precedes the precharge signal of a predetermined voltage level with a picture signal, and supplies it to two or more data-line 6a respectively, the quality of the electro-optic device concerned at the manufacture middle or the time of shipment, a defect, etc. in addition to these data-line drive circuits 101 and scanning-line drive circuit 104 grade etc. may be formed.

[0094] You may make it connect with LSI for a drive mounted on the TAB (Tape Automated bonding) substrate instead of forming the data-line drive circuit 101 and the scanning-line drive circuit 104 on the TFT array substrate 10 electrically and mechanically through the anisotropy electric conduction film prepared in the periphery of the TFT array substrate 10 with each operation gestalt explained with reference to drawing 14 from drawing 1 above. Moreover, according to the exception of modes of operation, such as TN mode, VA mode, and PDLC (Polymer Dispersed Liquid Crystal) mode, and the no MARI White mode / NOMA reeve rack mode, a polarization film, a phase contrast film, a polarizing plate, etc. are respectively arranged in a predetermined direction at the side in which the outgoing radiation light of the side in which the incident light of the opposite substrate 20 carries out incidence, and the TFT array substrate 10 carries out outgoing radiation.

[0095] Since the electro-optic device in each operation gestalt explained above is applied to a projector, the electro-optic device of three sheets will be respectively used as a light valve for RGB, and incidence of the light of each color respectively decomposed through the dichroic mirror for RGB color separation will be respectively carried out to each light valve as incident light. Therefore, in each example, the color filter is not prepared in the opposite substrate 20. However, the color filter of RGB may be formed in the predetermined field which counters pixel electrode 9a in which a light-shielding film 23 is not formed on the opposite substrate 20 with the protective coat. If it does in this way, the electro-optic device in each operation gestalt is applicable to the color electro-optic device of direct viewing types other than a liquid crystal projector, or a reflective mold.

[0096] Furthermore, in each above operation gestalt, the light-shielding film which consists of a refractory metal may be prepared also in the location which counters on the TFT array substrate 10 at TFT30 for pixel switching. Thus, if a light-shielding film is prepared also in the TFT bottom, when the rear-face reflection and two or more electro-optic devices from the TFT array substrate 10 side are combined through prism etc. and it constitutes one optical system, it can prevent from other electro-optic devices that the incident light part which runs through prism etc. carries out incidence to TFT of the electro-optic device concerned. Moreover, a micro lens may be formed so that it may correspond 1 pixel on [ one ] the opposite substrate 20. Or it is also possible to form a color filter layer in the bottom of pixel electrode 9a which counters RGB on the TFT array substrate 10 by a color resist etc.

[0097] If it does in this way, a bright electro-optic device is realizable by improving the condensing effectiveness of incident light. Furthermore, the die clo IKKU filter which makes a RGB color using interference of light by depositing the interference layer to which the refractive index of many layers is different on the opposite substrate 20 again may be formed. According to this opposite substrate with a die clo IKKU filter, a brighter



color electro-optic device is realizable.

[0098] This invention is not restricted to each operation gestalt mentioned above, and can be suitably changed in the range which is not contrary to the summary or thought of invention which can be read in a claim and the whole specification, and the manufacture approach of an electro-optic device or electro-optic device accompanied by such modification is also contained in the technical range of this invention.

[0099] (Configuration of electronic equipment) The electronic equipment constituted using the electro-optic device of an above-mentioned operation gestalt is constituted including the electro-optic devices 100, such as the source 1000 of a display information output shown in drawing 15, the display information processing circuit 1002, the display drive circuit 1004, and liquid crystal equipment, the clock generation circuit 1008, and a power circuit 1010. The source 1000 of a display information output is constituted including the tuning circuit which aligns and outputs memory, such as ROM and RAM, and a TV signal, and outputs display information, such as a picture signal, based on the clock from the clock generation circuit 1008. The display information processing circuit 1002 processes and outputs display information based on the clock from the clock generation circuit 1008. This display information processing circuit 1002 can include for example, magnification and a polarity-reversals circuit, a serial parallel conversion circuit, a rotation circuit, a gamma correction circuit, or a clamping circuit. The display drive circuit 1004 is constituted including a scanning-line drive circuit and a data-line drive circuit, and carries out the display drive of the electro-optic device 100. A power circuit 1010 supplies power to each above-mentioned circuit.

[0100] As electronic equipment of such a configuration, a personal computer (PC), an engineering workstation (EWS), etc. corresponding to multimedia which are shown in the projection mold indicating equipment shown in drawing 16 and drawing 17 can be mentioned.

[0101] Drawing 16 is the outline block diagram showing the important section of a projection mold display. the inside of drawing, and 1102 -- the light source and 1108 -- a dichroic mirror and 1106 -- a reflective mirror and 1122 -- in an incidence lens and 1123, a light valve and 1112 show a dichroic prism and, as for a relay lens and 1124, 1114 shows a projector lens, as for an outgoing radiation lens, and 100R, 100G and 100B. The light source 1102 consists of a reflector which reflects the light of lamps, such as metal halide, and a lamp. The dichroic mirror 1108 of blue glow and green light reflection reflects blue glow and green light while making the red light of the flux of lights from the light source 1102 penetrate. It is reflected by the reflective mirror 1106 and incidence of the transmitted red light is carried out to light valve 100R for red light. on the other hand, green light is reflected with the dichroic mirror 1108 of green light reflection among the colored light reflected with the dichroic mirror 1108 -- having -- the object for green light -- incidence is carried out to light valve 100G. On the other hand, blue glow also penetrates the 2nd dichroic mirror 1108. In order to prevent the optical loss by the long optical path to blue glow, the light guide means 1121 which consists of a relay lens system containing the incidence lens 1122, a relay lens 1123, and the outgoing radiation lens 1124 is established, and incidence of the blue glow is carried out to light valve 100B for blue glow through this. Incidence of the three colored light modulated with each light valve is carried out to a dichroic prism 1112.

[0102] As for this prism, the dielectric multilayers in which four rectangular prisms reflect the dielectric multilayers which are stuck and reflect red sunset in that inside, and a blue



light are formed in the shape of a cross joint. Three colored light is compounded by these dielectric multilayers, and the light showing a color picture is formed. With the projector lens 1114 which is an incident light study system, it is projected on the compounded light on a screen 1120, and an image is expanded and it is displayed.

[0103] The personal computer 1200 shown in drawing 17 has the body section 1204 equipped with the keyboard 1202, and an electro-optic device 100.

[0104] This invention is not restricted to each operation gestalt mentioned above, and can be suitably changed in the range which is not contrary to the summary or thought of invention which can be read in a claim and the whole specification, and the manufacture approach of an electro-optic device or electro-optic device accompanied by such modification is also contained in the technical range of this invention.

[Translation done.]

## DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] They are equal circuits established in two or more pixels of the shape of a matrix which constitutes the image display field in the electro-optic device of the 1st operation gestalt, such as various components and wiring.

[Drawing 2] It is the top view of two or more pixel groups where the TFT array substrate with which the data line in the electro-optic device of the 1st and 2nd operation gestalt, the scanning line, a pixel electrode, etc. were formed adjoins each other.

[Drawing 3] It is the A-A' sectional view of drawing 2 in the 1st operation gestalt.

[Drawing 4] It is the B-B' sectional view of drawing 2 in the 1st operation gestalt.

[Drawing 5] It is the C-C' sectional view of drawing 2 in the 1st operation gestalt.

[Drawing 6] It is the diagrammatic top view of the pixel electrode in which the potential polarity in each electrode in 1H reversal drive method used with the 1st operation gestalt and the field which horizontal electric field produce are shown.

[Drawing 7] It is the diagrammatic sectional view showing the situation of the orientation of the liquid crystal molecule at the time of using TN liquid crystal with the 1st operation gestalt.

[Drawing 8] It is process drawing showing order for the manufacture process of the electro-optic device of the 1st operation gestalt later on.

[Drawing 9] It is the A-A' sectional view of drawing 2 in the 2nd operation gestalt.

[Drawing 10] It is the B-B' sectional view of drawing 2 in the 2nd operation gestalt.

[Drawing 11] It is the C-C' sectional view of drawing 2 in the 2nd operation gestalt.

[Drawing 12] It is the sectional view showing the various modifications of the slot formed on a substrate in each operation gestalt of this invention.

[Drawing 13] It is the top view which looked at the TFT array substrate in the electro-

optic device of each operation gestalt from the opposite substrate side with each component formed on it.

[Drawing 14] It is the H-H' sectional view of drawing 13 .

[Drawing 15] It is the operation gestalt of electronic equipment.

[Drawing 16] It is the operation gestalt of a projection mold display also as an application using this operation gestalt.

[Drawing 17] It is the operation gestalt of the personal computer as an application using this operation gestalt.

[Description of Notations]

1a -- Semi-conductor layer

1a' -- Channel field

1b -- Low concentration source field

1c -- Low concentration drain field

1d -- High concentration source field

1e -- High concentration drain field

1f -- The 1st storage capacitance electrode

2 -- Insulating thin film

3a -- Scanning line

3b -- Capacity line

4 -- The 1st interlayer insulation film

5 -- Contact hole

6a -- Data line

7 -- The 2nd interlayer insulation film

8 -- Contact hole

9a -- Pixel electrode

10 -- TFT array substrate

12 -- Substrate insulator layer

16 -- Orientation film

20 -- Opposite substrate

21 -- Counterelectrode

22 -- Orientation film

23 -- Light-shielding film

30 -- TFT

50 -- Liquid crystal layer

50a -- Liquid crystal molecule

70 -- Storage capacitance

201 -- Slot

301 -- Climax section

302 -- Hollow-like part

401 402 -- It grinds and is the raising section.

403 -- Grinding lowering section

C1 -- Generating field of horizontal electric field

[Translation done.]

## CLAIMS

### [Claim(s)]

[Claim 1] The 1st substrate which has the orientation film by which rubbing processing was carried out, and the 2nd substrate which carries out opposite arrangement with said 1st substrate, and has the orientation film by which rubbing processing was carried out, The level difference section which is formed in the orientation film front face of one [ at least ] substrate of the electrooptic material which intervened between said 1st substrate and said 2nd substrate, and said 1st substrate and said 2nd substrate, grinds to said rubbing processing direction, and serves as lowering, The electro-optic device characterized by providing the protection-from-light section formed in the field which counters the level difference section used as said grinding lowering of one [ at least ] substrate of said 1st substrate and said 2nd substrate.

[Claim 2] Said level difference section is an electro-optic device according to claim 1 characterized by the thing by which it was formed in said rubbing processing direction and the crossing direction, and which it rises and consists of the sections.

[Claim 3] It is the electro-optic device according to claim 2 which has two or more pixel electrodes in one side of said 1st substrate and 2nd substrate, and is characterized by forming said climax section in the field corresponding to the adjoining pixel inter-electrode driven with a mutually different polarity.

[Claim 4] Said light-shielding film is an electro-optic device according to claim 2 with which it grinds and the raising section is characterized by the thing which grind to said rubbing processing direction of said climax section, and serves as raising, and which is not countered.

[Claim 5] Said level difference section is an electro-optic device according to claim 1 characterized by the thing by which it was formed in said rubbing processing direction and the crossing direction, and which it becomes depressed and consists of the sections.

[Claim 6] Said hollow section is an electro-optic device according to claim 5 characterized by having been formed in the slot formed in one side of said 1st substrate and said 2nd substrate, and arranging wiring in the field of said slot.

[Claim 7] Said light-shielding film is an electro-optic device according to claim 6 with which it grinds and the raising section is characterized by the thing which grind to said rubbing processing direction of said hollow section, and serves as raising, and which is not countered.

[Claim 8] The field corresponding to the adjoining pixel inter-electrode which has two or more pixel electrodes in one side of said 1st substrate and 2nd substrate, and it drives by like-pole nature mutually is an electro-optic device according to claim 1 characterized by carrying out flattening processing.

[Claim 9] Said flattening processing is an electro-optic device according to claim 8 characterized by having been formed in the slot formed in the substrate and arranging wiring in the field of said slot.

[Claim 10] Said pixel inter-electrode distance which is mutually driven by like-pole nature and which adjoined is an electro-optic device according to claim 8 characterized by being

larger than the thickness of said electrooptic material.

[Claim 11] Said rubbing processing direction is an electro-optic device according to claim 1 characterized by being the direction which intersects perpendicularly to the grinding lowering section of said level difference section.

[Claim 12] Said rubbing processing direction is an electro-optic device according to claim 1 characterized by being the direction which crosses aslant to the grinding lowering section of said level difference section.

[Claim 13] The 1st substrate which has the orientation film by which rubbing processing was carried out, and the 2nd substrate which carries out opposite arrangement with said 1st substrate, and has the orientation film by which rubbing processing was carried out, The field section of the liquid crystal which intervened between said 1st substrate and said 2nd substrate, and the liquid crystal which is formed in the orientation film front face of one [ at least ] substrate of said 1st substrate and said 2nd substrate, and accomplishes a reverse tilt angle, The electro-optic device characterized by providing the protection-from-light section formed in the field which counters the field section of liquid crystal which accomplishes said reverse tilt angle of one [ at least ] substrate of said 1st substrate and said 2nd substrate.

[Claim 14] The 1st substrate which has the orientation film by which rubbing processing was carried out with two or more pixel electrodes, and the 2nd substrate which has the orientation film by which carried out opposite arrangement with said 1st substrate, and rubbing processing was carried out with the counterelectrode, The electrooptic material which intervened between said 1st substrate and said 2nd substrate, and the level difference section which is formed in said orientation film front face corresponding to said pixel inter-electrode of said 1st substrate, grinds to said rubbing processing direction, and serves as lowering, The electro-optic device characterized by providing the protection-from-light section formed in the field which counters the level difference section used as said grinding lowering of one [ at least ] substrate of said 1st substrate and said 2nd substrate.

[Claim 15] The grinding lowering section of said level difference section is an electro-optic device according to claim 14 characterized by being formed in the adjoining pixel inter-electrode driven with a mutually different polarity.

[Claim 16] The 1st substrate which has the orientation film by which rubbing processing was carried out with two or more pixel electrodes, and the 2nd substrate which has the orientation film by which carried out opposite arrangement with said 1st substrate, and rubbing processing was carried out with the counterelectrode, The electrooptic material which intervened between said 1st substrate and said 2nd substrate, and the protection-from-light section which is formed in one [ at least ] substrate of said 1st substrate and said 2nd substrate, and specifies a pixel field, The electro-optic device characterized by providing the level difference section which is formed near the field which counters said protection-from-light section of said orientation film front face of said 1st substrate, grinds to said rubbing processing direction, and serves as raising.

[Claim 17] Said level difference section is an electro-optic device according to claim 16 characterized by the thing by which it was formed in said rubbing processing direction and the crossing direction, and which it rises and consists of the sections.

[Claim 18] The thickness of the electrooptic material on the field of said level difference section is an electro-optic device according to claim 17 characterized by being thinner than the thickness of the electrooptic material on the field in which said level difference section

is not formed.

[Claim 19] Said level difference section is an electro-optic device according to claim 16 characterized by the thing by which it was formed in said rubbing processing direction and the crossing direction, and which it becomes depressed and consists of the sections.

[Claim 20] Said hollow section is an electro-optic device according to claim 19 characterized by having been formed in the slot formed in said 1st substrate, and arranging wiring in the field of said slot.

[Claim 21] It is the electro-optic device according to claim 16 characterized by for said level difference section grinding and forming the raising section in a light transmission nature field. <BR> [Claim 22] The 1st substrate which consists of two or more layers which have the orientation film by which rubbing processing was carried out with two or more pixel electrodes, The 2nd substrate which has the orientation film by which carried out opposite arrangement with said 1st substrate, and rubbing processing was carried out with the counterelectrode, The electrooptic material which intervened between said 1st substrate and said 2nd substrate, and the slot formed in said 1st substrate, Wiring arranged along said slot, and the level difference section formed in said orientation film front face on the field of said slot, It is the electro-optic device which comes to have the protection-from-light section formed in the field which counters the level difference section used as said grinding lowering of one [ at least ] substrate of said 1st substrate and said 2nd substrate, and is characterized by said rubbing processing direction of said 1st substrate being sense which grinds to said level difference section and serves as lowering.

[Claim 23] Said wiring is an electro-optic device according to claim 22 characterized by constituting storage capacitance.

[Claim 24] Electrooptic material which intervened between the 1st substrate which has two or more pixel electrodes, the 1st substrate of; above, the 2nd substrate which carried out opposite arrangement, the 1st substrate of; above, and said 2nd substrate; It corresponds to said adjoining pixel inter-electrode driven with a mutually different polarity. It has the grinding lowering section which was formed in the orientation film front face of said 1st substrate and which rises, grinds the section and said climax section to the rubbing processing direction of said 1st substrate, and serves as lowering. One [ at least ] substrate of the 1st substrate of; above, and said 2nd substrate, The electro-optic device characterized by providing the protection-from-light section formed in the field which counters said grinding lowering section, and;.

[Claim 25] Said climax section is an electro-optic device according to claim 24 characterized by arranging wiring and being formed.

[Claim 26] Said climax section is an electro-optic device according to claim 24 which grinds to the rubbing processing direction and serves as raising and which grinds, has the raising section and is characterized by said thing [ that grind and the raising section is formed in a light transmission nature field ].

[Claim 27] The light valve which consists of claim 1 thru/or any one electro-optic device of 26, and the projector characterized by having an incident light study system.

[Claim 28] The substrate for electro-optic devices characterized by providing two or more pixel electrodes, the orientation film which was formed on said pixel electrode, and by which rubbing processing is carried out, and the level difference section which is formed in said orientation film front face corresponding to said pixel inter-electrode, grinds to said rubbing processing direction, and serves as raising.

[Claim 29] Said level difference section is a substrate for electro-optic devices according

to claim 28 characterized by being formed in the slot for arranging wiring.

[Claim 30] Said level difference section is a substrate for electro-optic devices according to claim 28 characterized by being formed in the climax section for reducing pixel inter-electrode horizontal electric field.

[Claim 31] Said level difference section is a substrate for electro-optic devices according to claim 28 characterized by forming the protection-from-light section in the field which has the grinding lowering section which grinds to said rubbing processing direction and serves as lowering, and counters said grinding lowering section.

[Claim 32] The 1st substrate and the 2nd substrate which pinch electrooptic material and counter mutually, and two or more pixel electrodes and orientation film which are prepared on said 1st substrate, In the manufacture approach of the electro-optic device which comes to have the counterelectrode which counters said pixel electrode and is prepared on said 2nd substrate In the direction of 1 in which a pixel electrode adjoins, a substrate side is formed so that the orientation film between these pixel electrodes and the orientation film on said pixel electrode may carry out flattening. And the process which forms the 1st level difference part of a convex configuration in the pixel inter-electrode substrate side where a pixel electrode adjoins in other directions, The process which forms this pixel electrode so that the edge of said pixel electrode may be located in said 1st level difference part, So that it may lap with the process which performs rubbing processing to said orientation film, and the inclined plane which the direction of the rubbing processing to said orientation film grinds among the inclined planes of said 1st level difference part, and serves as lowering superficially The manufacture approach of the electro-optic device characterized by having the process which forms a light-shielding film in either [ at least ] said 1st substrate or the 2nd substrate.

[Claim 33] The 1st substrate and the 2nd substrate which pinch electrooptic material and counter mutually, and two or more pixel electrodes and orientation film which are prepared on said 1st substrate, It has the counterelectrode which counters said pixel electrode and is prepared on said 2nd substrate. Said two or more pixel electrodes In the manufacture approach of the electro-optic device which consists of the 1st pixel electrode group to carry out a reversal drive with the 1st period, and the 2nd pixel electrode group to carry out a reversal drive with said 1st period and 2nd period of the complementation In the direction in which the pixel electrodes belonging to said same pixel electrode group adjoin each other A substrate side is formed so that the orientation film between the pixel electrodes belonging to the pixel electrode group of this identitas and the orientation film on said pixel electrode may carry out flattening. And the process which forms the 1st level difference part of a convex configuration in the pixel inter-electrode substrate side where the pixel electrode belonging to said 1st pixel electrode group and the pixel electrode belonging to said 2nd pixel electrode group adjoin, The process which forms this pixel electrode so that the edge of said pixel electrode may be located in said 1st level difference part, So that it may lap with the process which performs rubbing processing to said orientation film, and the inclined plane which the direction of the rubbing processing to said orientation film grinds among the inclined planes of said 1st level difference part, and serves as lowering superficially The manufacture approach of the electro-optic device characterized by having the process which forms a light-shielding film in either [ at least ] said 1st substrate or the 2nd substrate.

[Translation done.]

DERWENT-ACC-NO: 2001-469079

DERWENT-WEEK: 200446

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Active matrix liquid crystal display device for personal computer, has shading section of one substrate on area opposite to downward inclined portion of step section on other substrate for rubbing orientation film

INVENTOR: MURADE, M

PATENT-ASSIGNEE: SEIKO EPSON CORP[SHIH]

PRIORITY-DATA: 1999JP-0280818 (September 30, 1999)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
US 6762809 B1	July 13, 2004	N/A	000	G02F 001/1337
JP 2001166311 A	June 22, 2001	N/A	019	
CN 1290866 A	April 11, 2001	N/A	000	G02F 001/1337
KR 2001067273 A	July 12, 2001	N/A	000	
TW 567364 A	December 21, 2003	N/A	000	G02F 001/136
				G02F 001/136
				G02F 001/133

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
US 6762809B1	N/A	2000US-0667233	September 22, 2000
JP2001166311A	N/A	2000JP-0217416	July 18, 2000
CN 1290866A	N/A	2000CN-0129081	September 29, 2000
KR2001067273A	N/A	2000KR-0057706	September 30, 2000
TW 567364A	N/A	2000TW-0118624	September 11, 2000

INT-CL (IPC): G02F001/133, G02F001/1333 , G02F001/1335 , G02F001/1337 , G02F001/136 , G02F001/1368

RELATED-ACC-NO: 2001-469080

ABSTRACTED-PUB-NO: JP2001166311A

BASIC-ABSTRACT:

NOVELTY - Pixel electrode (9a) is arranged on the TFT array substrate (10) that has orientation film (22). Liquid crystal material (50) is interposed between opposite substrate (20) and TFT array substrate. A step portion of TFT array



substrate is used for rubbing the orientation film. Shading section (23) is formed on the area of substrate (20) opposite to downward inclined portion (403) of step section, that is formed in rubbing direction.

USE - Used in personal computer.

ADVANTAGE - Inferior orientation of liquid crystal, resulting from the step section of substrate is reduced.

DESCRIPTION OF DRAWING(S) - The figure shows the sectional view of electro optical device.

Pixel electrode 9a

Substrates 10,20

Orientation film 22

Shading section 23

Liquid crystal material 50

Inclined portion 403

CHOSEN-DRAWING: Dwg.3/17

TITLE-TERMS: ACTIVE MATRIX LIQUID CRYSTAL DISPLAY DEVICE PERSON  
COMPUTER SHADE

SECTION ONE SUBSTRATE AREA OPPOSED DOWN INCLINE PORTION STEP  
SECTION SUBSTRATE RUBBING ORIENT FILM

DERWENT-CLASS: P81 U14

EPI-CODES: U14-K01A1A; U14-K01A1C; U14-K01A2B;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2001-348066

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-166311

(P2001-166311A)

(43)公開日 平成13年6月22日(2001.6.22)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード(参考)
G 0 2 F	1/1337	5 0 0	2 H 0 9 0
	1/1333	5 0 0	2 H 0 9 1
	1/1335	5 0 0	2 H 0 9 2
	1/1368	1/136	5 0 0

審査請求 有 請求項の数33 OL (全 19 頁)

(21)出願番号 特願2000-217416(P2000-217416)

(22)出願日 平成12年7月18日(2000.7.18)

(31)優先権主張番号 特願平11-280818

(32)優先日 平成11年9月30日(1999.9.30)

(33)優先権主張国 日本 (J P)

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 村出 正夫

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74)代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

Fターム(参考) 2H090 HA04 HA06 HA08 HD03 HD14

JA03 KA05 LA05 MB01 MB05

2H091 FA34Y FD04 GA02 GA06

GA11 GA13 HA07 LA30

2H092 JA24 JB57 JB58 NA04 NA07

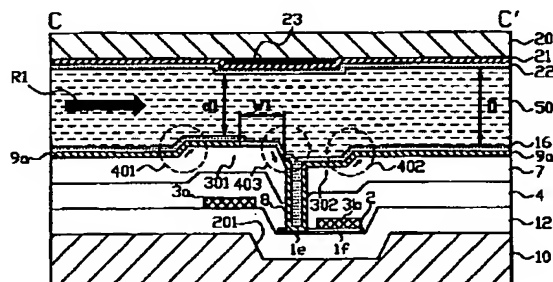
PA02 PA06 PA09

(54)【発明の名称】 電気光学装置及びその製造方法、電気光学装置用基板

(57)【要約】

【課題】 液晶装置等の電気光学装置において、基板上表面の段差に起因する液晶の配向不良を低減すること、画素の開口率が高く且つ高コントラスト比で明るい高品位の画像表示を行う。

【解決手段】 TFTアレイ基板(10)上に画素電極(9a)を備え、対向基板(20)上に対向電極(21)を備える。データ線(6a)は、TFTアレイ基板上に形成された溝(201)に埋め込まれて平坦化される。この溝に、走査線(3a)が溝に埋め込まれず容量線(3b)が埋め込まれて、盛り上がり部(301)及び窪み状部分(302)が形成される。これらの持つ傾斜面のうち、ラビング処理が擦り下げとされている擦り下げ部(403)は遮光膜(23)により覆われ、擦り上げ部(401、402)の領域は、遮光膜を設けないようにする。



## 【特許請求の範囲】

【請求項1】 ラビング処理された配向膜を有する第1基板と、前記第1基板と対向配置し、ラビング処理された配向膜を有する第2基板と、前記第1基板と前記第2基板との間に介在した電気光学物質と、前記第1基板と前記第2基板の少なくとも一方の基板の配向膜表面に形成され、前記ラビング処理方向に対して擦り下げとなる段差部と、前記第1基板と前記第2基板の少なくとも一方の基板の、前記擦り下げとなる段差部に対向する領域に形成された遮光部と、を具備することを特徴とする電気光学装置。

【請求項2】 前記段差部は、前記ラビング処理方向と交差する方向に形成された盛り上がり部で構成されることを特徴とする請求項1記載の電気光学装置。

【請求項3】 前記第1基板と第2基板の一方に複数の画素電極を有し、前記盛り上がり部は、互いに異なる極性で駆動される隣接した画素電極間に対応する領域に形成されることを特徴とする請求項2記載の電気光学装置。

【請求項4】 前記盛り上がり部の前記ラビング処理方向に対して擦り上げとなる擦り上げ部は、前記遮光膜とは対向しないことを特徴とする請求項2記載の電気光学装置。

【請求項5】 前記段差部は、前記ラビング処理方向と交差する方向に形成された窪み部で構成されることを特徴とする請求項1記載の電気光学装置。

【請求項6】 前記窪み部は、前記第1基板と前記第2基板の一方に形成された溝部で形成され、前記溝部の領域に配線を配設したことを特徴とする請求項5記載の電気光学装置。

【請求項7】 前記窪み部の前記ラビング処理方向に対して擦り上げとなる擦り上げ部は、前記遮光膜とは対向しないことを特徴とする請求項6記載の電気光学装置。

【請求項8】 前記第1基板と第2基板の一方に複数の画素電極を有し、互いに同極性で駆動される隣接した画素電極間に対応する領域は、平坦化処理がされていることを特徴とする請求項1記載の電気光学装置。

【請求項9】 前記平坦化処理は、基板に形成された溝部で形成され、前記溝部の領域に配線を配設したことを特徴とする請求項8記載の電気光学装置。

【請求項10】 前記互いに同極性で駆動される隣接した画素電極間の距離は、前記電気光学物質の層厚より大きいことを特徴とする請求項8記載の電気光学装置。

【請求項11】 前記ラビング処理方向は、前記段差部の擦り下げ部に対して直交する方向であることを特徴とする請求項1記載の電気光学装置。

【請求項12】 前記ラビング処理方向は、前記段差部の擦り下げ部に対して斜めに交差する方向であることを特徴とする請求項1記載の電気光学装置。

【請求項13】 ラビング処理された配向膜を有する第1基板と、前記第1基板と対向配置し、ラビング処理さ

れた配向膜を有する第2基板と、前記第1基板と前記第2基板との間に介在した液晶と、前記第1基板と前記第2基板の少なくとも一方の基板の配向膜表面に形成され、リバースチルト角を成す液晶の領域部と、前記第1基板と前記第2基板の少なくとも一方の基板の、前記リバースチルト角を成す液晶の領域部に対向する領域に形成された遮光部と、

を具備することを特徴とする電気光学装置。

【請求項14】 複数の画素電極とラビング処理された配向膜を有する第1基板と、前記第1基板と対向配置し、対向電極とラビング処理された配向膜を有する第2基板と、前記第1基板と前記第2基板との間に介在した電気光学物質と、前記第1基板の前記画素電極間に対応する前記配向膜表面に形成され、前記ラビング処理方向に対して擦り下げとなる段差部と、前記第1基板と前記第2基板の少なくとも一方の基板の、前記擦り下げとなる段差部に対向する領域に形成された遮光部と、を具備することを特徴とする電気光学装置。

【請求項15】 前記段差部の擦り下げ部は、互いに異なる極性で駆動される隣接した画素電極間に対応する領域に形成されることを特徴とする請求項14記載の電気光学装置。

【請求項16】 複数の画素電極とラビング処理された配向膜を有する第1基板と、前記第1基板と対向配置し、対向電極とラビング処理された配向膜を有する第2基板と、前記第1基板と前記第2基板との間に介在した電気光学物質と、

前記第1基板と前記第2基板の少なくとも一方の基板に形成され、画素領域を規定する遮光部と、

前記第1基板の前記配向膜表面の前記遮光部に対向する領域の近傍に形成され、前記ラビング処理方向に対して擦り上げとなる段差部と、

を具備することを特徴とする電気光学装置。

【請求項17】 前記段差部は、前記ラビング処理方向と交差する方向に形成された盛り上がり部で構成されることを特徴とする請求項16記載の電気光学装置。

【請求項18】 前記段差部の領域上の電気光学物質の層厚は、前記段差部が形成されていない領域上の電気光学物質の層厚より薄いことを特徴とする請求項17記載の電気光学装置。

【請求項19】 前記段差部は、前記ラビング処理方向と交差する方向に形成された窪み部で構成されることを特徴とする請求項16記載の電気光学装置。

【請求項20】 前記窪み部は、前記第1基板に形成された溝部で形成され、前記溝部の領域に配線を配設したことを特徴とする請求項19記載の電気光学装置。

【請求項21】 前記段差部の擦り上げ部は、光透過性領域に形成されていることを特徴とする請求項16記載の電気光学装置。

【請求項22】 複数の画素電極とラビング処理された配向膜を有する複数の層からなる第1基板と、前記第1

基板と対向配置し、対向電極とラビング処理された配向膜を有する第2基板と、前記第1基板と前記第2基板との間に介在した電気光学物質と、前記第1基板に形成された溝部と、前記溝部に沿って配設された配線と、前記溝部の領域上の前記配向膜表面に形成された段差部と、前記第1基板と前記第2基板の少なくとも一方の基板の、前記擦り下げとなる段差部に対向する領域に形成された遮光部と、を備えてなり、前記第1基板の前記ラビング処理方向は、前記段差部に対して擦り下げとなる向きであることを特徴とする電気光学装置。

【請求項23】 前記配線は、蓄積容量を構成することを特徴とする請求項22記載の電気光学装置。

【請求項24】 複数の画素電極を有する第1基板と；前記第1基板と対向配置した第2基板と；前記第1基板と前記第2基板との間に介在した電気光学物質と；互いに異なる極性で駆動される隣接した前記画素電極間に対応し、前記第1基板の配向膜表面に形成された盛上り部と、前記盛上り部は前記第1基板のラビング処理方向に対して擦り下げとなる擦り下げ部を有し；前記第1基板と前記第2基板の少なくとも一方の基板の、前記擦り下げ部に対向する領域に形成された遮光部と；を具備することを特徴とする電気光学装置。

【請求項25】 前記盛上り部は、配線を配設して形成されることを特徴とする請求項24記載の電気光学装置。

【請求項26】 前記盛上り部は、ラビング処理方向に対して擦り上げとなる擦り上げ部を有し、前記擦り上げ部は光透過性領域に形成されることを特徴とする請求項24記載の電気光学装置。

【請求項27】 請求項1乃至26のいずれか1つの電気光学装置からなるライトバルブと、投射光学系を備えたことを特徴とするプロジェクト。

【請求項28】 複数の画素電極と、前記画素電極上に形成されたラビング処理される配向膜と、前記画素電極間に対応する前記配向膜表面に形成され、前記ラビング処理方向に対して擦り上げとなる段差部と、を具備することを特徴とする電気光学装置用基板。

【請求項29】 前記段差部は、配線を配置するための溝部で形成されていることを特徴とする請求項28記載の電気光学装置用基板。

【請求項30】 前記段差部は、画素電極間の横電界を低減するための盛上り部で形成されていることを特徴とする請求項28記載の電気光学装置用基板。

【請求項31】 前記段差部は、前記ラビング処理方向に対して擦り下げとなる擦り下げ部を有し、前記擦り下げ部に対向する領域に遮光部を形成したことを特徴とする請求項28記載の電気光学装置用基板。

【請求項32】 電気光学物質を挟持して互に対向する第1基板及び第2基板と、前記第1基板上に設けられる複数の画素電極及び配向膜と、前記画素電極に対向し前記第2基板上に設けられる対向電極とを備えてなる電気光学装置の製造方法において、

画素電極が隣接する一方向において、該画素電極の間の配向膜及び前記画素電極上の配向膜が平坦化するように下地面を形成し、かつ他の方向に画素電極が隣接する画素電極間の下地面に凸形状の第1段差部分を形成する工程と、

前記第1段差部分に前記画素電極の縁が位置するように該画素電極を形成する工程と、

前記配向膜に対してラビング処理を施す工程と、

前記第1段差部分の傾斜面のうち前記配向膜に対するラビング処理の方向が擦り下げとなる傾斜面に平面的に重なるように、前記第1基板または第2基板の少なくとも一方に遮光膜を形成する工程とを備えたことを特徴とする電気光学装置の製造方法。

【請求項33】 電気光学物質を挟持して互に対向する第1基板及び第2基板と、前記第1基板上に設けられる複数の画素電極及び配向膜と、前記画素電極に対向し前記第2基板上に設けられる対向電極とを備え、前記複数の画素電極は、第1の周期で反転駆動されるための第1の画素電極群と、前記第1の周期と相補の第2の周期で反転駆動されるための第2の画素電極群とからなる電気光学装置の製造方法において、

前記同一の画素電極群に属する画素電極同士が隣り合う方向において、該同一の画素電極群に属する画素電極同士の間の配向膜及び前記画素電極上の配向膜が平坦化するように下地面を形成し、かつ前記第1の画素電極群に属する画素電極と前記第2の画素電極群に属する画素電極とが隣接する画素電極間の下地面に凸形状の第1段差部分を形成する工程と、

前記第1段差部分に前記画素電極の縁が位置するように該画素電極を形成する工程と、

前記配向膜に対してラビング処理を施す工程と、

前記第1段差部分の傾斜面のうち前記配向膜に対するラビング処理の方向が擦り下げとなる傾斜面に平面的に重なるように、前記第1基板または第2基板の少なくとも一方に遮光膜を形成する工程とを備えたことを特徴とする電気光学装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶装置等の電気光学装置及びその製造方法の技術分野に属し、特にTN (Twisted Nematic) 液晶を用いた液晶装置に好適に用いることができ、また特に列方向又は行方向に相隣接する画素電極に印加される電位の極性が逆となるように画素行毎又は画素列毎に駆動電位極性を周期的に反転させる反転駆動方式を採用するTFT (Thin Film Transist

or:以下適宜、TFTと称す)アクティブマトリクス駆動型の液晶装置に好適に用いることが可能な電気光学装置及びその製造方法の技術分野に属する。

#### 【0002】

【従来の技術】一般に液晶装置等の電気光学装置は、一对の基板間に液晶等の電気光学物質が挟持されており、この電気光学物質の配向状態は、電気光学物質の性質及び基板の電気光学物質側の面上に形成された配向膜により規定されている。従って配向膜の表面に段差があると、この段差の度合いに応じて電気光学物質には配向不良が生じる。このように配向不良が生じると、この部分では、電気光学物質を良好に駆動することが困難となり、電気光学装置の光抜け等によりコントラスト比が低下してしまう。しかるに、TFTアクティブマトリクス駆動型の電気光学装置の場合には、TFTアレイ基板上に、走査線、データ線、容量線等の各種配線や画素電極をスイッチング制御するためのTFTなどが各所に形成されているため、何らかの平坦化処理を施さなければ、これらの配線や素子の存在に応じて配向膜の表面には必然的に段差が生じてしまう。

【0003】そこで従来は、このような段差が生じている領域を、相隣接する画素電極間の間隙に対応させると共に、対向基板又はTFTアレイ基板に設けた遮光膜により、このように段差が生じている領域を覆い隠すことで、この段差により配向不良を生じる電気光学物質部分については見えないように又は表示光に寄与しないようにしている。

【0004】他方、一般にこの種の電気光学装置では、直流電圧印加による液晶等の電気光学物質の劣化防止、表示画像におけるクロストークやフリッカの防止などのために、各画素電極に印加される電位極性を所定規則で反転させる反転駆動方式が採用されている。このうちのフレーム又はフィールドの画像信号に対応する表示を行う間は、奇数行に配列された画素電極を正極性の電位で駆動すると共に偶数行に配列された画素電極を負極性の電位で駆動し、これに続く次のフレーム又はフィールドの画像信号に対応する表示を行う間は、逆に偶数行に配列された画素電極を正極性の電位で駆動すると共に奇数行に配列された画素電極を負極性の電位で駆動しつつ、係る電位極性を毎フレームまたはフィールド周期で反転させる1H反転駆動方式が、制御が比較的容易であり高品位の画像表示を可能ならしめる反転駆動方式として用いられている。また、同一列の画素電極を同一極性の電位により駆動しつつ、係る電位極性を列毎にフレーム又はフィールド周期で反転させる1S反転駆動方式も、制御が比較的容易であり高品位の画像表示を可能ならしめる反転駆動方式として用いられている。

#### 【0005】

【発明が解決しようとする課題】しかしながら、前述した段差を遮光膜により覆い隠す技術によれば、段差のあ

る領域の広さに応じて画素の開口領域が狭くなってしまうため、限られた画像表示領域内において、画素の開口率を高めて、より明るい画像表示を行うという当該電気光学装置の技術分野における基本的な要請を満たすことは困難である。特に、高精細な画像表示を行うための画素ピッチの微細化に伴って単位面積当たりの配線数やTFT数が増加するが、これらの配線やTFTの微細化に一定の限度があることに起因して、画像表示領域内において段差領域の占める割合が相対的に高くなるため、この問題は電気光学装置の高精細化が進む程深刻化してしまう。

【0006】他方、前述した画素電極下の層間絶縁膜を平坦化する技術によれば、TFTアレイ基板上において相隣接する画素電極が同一極性の場合には、特に問題は生じないが、前述した1H反転駆動方式や1S反転駆動方式のように、これらの電位(即ち、1H反転駆動方式では列方向に相隣接する画素電極に印加される電位又は1S反転駆動方式では行方向に相隣接する画素電極に印加される電位)が逆極性にある場合には、平坦化により画素電極と対向電極との間隔が、配線やTFTの上方に位置する画素電極の縁付近において、平坦化しない場合よりも広くなるため、相隣接する画素電極間に生じる横電界(即ち、基板面に平行な電界或いは基板面に平行な成分を含む斜めの電界)が相対的に増加してしまうという問題点が生じる。相対向する画素電極と対向電極との間の縦電界(即ち、基板面に垂直な方向の電界)の印加が想定されている電気光学物質に対して、このような横電界が印加されると、電気光学物質のディスクリネーションが生じ、この部分における光抜け等が発生してコントラスト比が低下してしまうという問題が生じる。これに対し、横電界が生じる領域を遮光膜により覆い隠すことは可能であるが、これでは横電界が生じる領域の広さに応じて画素の開口領域が狭くなってしまうという問題点が生じる。特に、画素ピッチの微細化により相隣接する画素電極間の距離が縮まるのに伴って、このような横電界は大きくなるため、これらの問題は電気光学装置の高精細化が進む程深刻化してしまう。

【0007】本発明は上述した問題点を鑑みなされたものであり、液晶等の電気光学物質に面する基板上表面の段差に起因する電気光学物質の配向不良を低減しつつ各画素の開口領域をなるべく狭めないことにより、画素の開口率が高く且つ高コントラスト比で明るい高品位の画像表示が可能となる液晶装置等の電気光学装置及びその製造方法を提供することを課題とする。

#### 【0008】

【課題を解決するための手段】本発明の第1の電気光学装置は上記課題を解決するために、ラビング処理された配向膜を有する第1基板と、前記第1基板と対向配置し、ラビング処理された配向膜を有する第2基板と、前記第1基板と前記第2基板との間に介在した電気光学物

質と、前記第1基板と前記第2基板の少なくとも一方の基板の配向膜表面に形成され、前記ラビング処理方向に対して擦り下げとなる段差部と、前記第1基板と前記第2基板の少なくとも一方の基板の、前記擦り下げとなる段差部に対向する領域に形成された遮光部と、を具備することを特徴とする。

【0009】本願発明者の研究によれば、ラビング処理が擦り上げになる場合とラビング処理が擦り下げになる場合とを比較すると、段差による電気光学物質の配向不良は、後者と比べて前者のほうが顕著に少ないことが判明している。即ち、擦上部では、段差によらず比較的良好な配向が期待できるのに対し、擦下部では、段差によって顕著な配向不良が生じてしまうのである。これは、ラビング処理により最終的に得られる、電気光学物質の配向状態を規定する配向膜と電気光学物質との相互作用が、擦り上げの場合と平らな面を擦る場合とでは同様又は類似の傾向を示すのに対して、擦り下げの場合と平らな面を擦る場合とでは類似でない傾向を示すことに起因すると考察される。そこで本発明では、擦り下げとなる段差部に対向する領域を遮光部で遮光することにより、擦り下げ部では電気光学物質に配向不良が生じるものの、この部分は遮光されて各画素の非開口領域内に位置しており、光抜けしない。即ち、この擦り下げ部を遮光することにより、配向不良によるコントラスト比の低下を招かないで済む。

【0010】尚、擦り下げ部における段差に起因した電気光学物質の配向不良箇所を覆い隠すために、擦り下げ部の幅よりも遮光部の幅を若干広めに設定するのが望ましい。また、段差部は、ラビング処理方向と交差する方向に形成された盛り上がり部で構成してもよい。

【0011】この盛り上部は、互いに異なる極性で駆動される隣接した画素電極間に対応する領域に形成されることが望ましい。この構成によれば、盛り上部上の縦電界を強め、画素電極間に生じる横電界を弱めることができる。

【0012】この駆動方式としては、例えば1H反転駆動方式や、1S反転駆動方式などの反転駆動方式を採用するマトリクス駆動型の液晶装置等の電気光学装置がある。さらに、前記盛り上部のラビング処理方向に対して擦り上げとなる擦り上げ部は、遮光膜とは対向しないことが望ましい。擦り上げ部では、殆ど光抜けせずに表示に寄与する部分であり、擦り上げ部をできるだけ遮光しないことにより、コントラスト比を低下させることなく、画素開口率を高めることができる。

【0013】また、段差部は、ラビング処理方向と交差する方向に形成された窪み部で構成してもよい。

【0014】窪み部は、第1基板と第2基板の一方に形成された溝部で形成し、この溝部の領域に配線を配設してもよい。

【0015】この窪み部に形成されるラビング処理方向

に対して擦り上げとなる擦り上げ部は、遮光膜とは対向させないことにより、コントラスト比を低下させることなく、画素開口率を高めるのに寄与できる。

【0016】また、互いに同極性で駆動される隣接した画素電極間に対応する領域には、平坦化処理がされていることが望ましい。

【0017】平坦化処理により、画素電極間には段差による電気光学物質の配向不良が殆ど生じない。そのため、この領域を遮光する場合は、幅の狭い遮光膜で隠すことができる。従って、画素開口率を一層高めることができる。

【0018】さらに、平坦化処理として基板に形成された溝部で形成し、この溝部の領域に配線を配設してもよい。

【0019】配線は、例えば、データ線等の配線を用いてもよく、Al（アルミニウム）膜等の遮光性の膜から形成すれば、この領域についてはデータ線等に遮光機能を持たせることも可能となる。

【0020】また、平坦化処理をした、互いに同極性で駆動される隣接した画素電極間の距離は、電気光学物質の層厚より大きくすることが望ましい。

【0021】これにより、横電界による電気光学物質のディスクリネーションの発生を低減することができる。

【0022】また、前記ラビング処理方向は、前記段差部の擦り下げ部に対して直交する方向であっても、前記段差部の擦り下げ部に対して斜めに交差する方向であってもよい。

【0023】また、本発明の第2の電気光学装置は上記課題を解決するために、ラビング処理された配向膜を有する第1基板と、前記第1基板と対向配置し、ラビング処理された配向膜を有する第2基板と、前記第1基板と前記第2基板との間に介在した液晶と、前記第1基板と前記第2基板の少なくとも一方の基板の配向膜表面に形成され、リバースチルト角を成す液晶の領域部と、前記第1基板と前記第2基板の少なくとも一方の基板の、前記リバースチルト角を成す液晶の領域部に対向する領域に形成された遮光部と、を具備することを特徴とする。

【0024】本発明の第2の電気光学装置によれば、リバースチルト角を成す液晶の領域部を遮光することで、コントラスト比を低下させることなく、画素開口率を高めることができる。

【0025】また、本発明の第3の電気光学装置は上記課題を解決するために、複数の画素電極とラビング処理された配向膜を有する第1基板と、前記第1基板と対向配置し、対向電極とラビング処理された配向膜を有する第2基板と、前記第1基板と前記第2基板との間に介在した電気光学物質と、前記第1基板の前記画素電極間に対応する前記配向膜表面に形成され、前記ラビング処理方向に対して擦り下げとなる段差部と、前記第1基板と前記第2基板の少なくとも一方の基板の、前記擦り下げ



となる段差部に対向する領域に形成された遮光部と、を具備することを特徴とする。

【0026】また、本発明の第4の電気光学装置は上記課題を解決するために、複数の画素電極とラビング処理された配向膜を有する第1基板と、前記第1基板と対向配置し、対向電極とラビング処理された配向膜を有する第2基板と、前記第1基板と前記第2基板との間に介在した電気光学物質と、前記第1基板と前記第2基板の少なくとも一方の基板に形成され、画素領域を規定する遮光部と、前記第1基板の前記配向膜表面の前記遮光部に対向する領域の近傍に形成され、前記ラビング処理方向に対して擦り上げとなる段差部と、を具備することを特徴とする。

【0027】本発明の第4の電気光学装置によれば、擦り上げ部をできるだけ遮光しないことにより、コントラスト比を低下させることなく、画素開口率を高めることができる。

【0028】また、本発明の第5の電気光学装置は上記課題を解決するために、複数の画素電極とラビング処理された配向膜を有する複数の層からなる第1基板と、前記第1基板と対向配置し、対向電極とラビング処理された配向膜を有する第2基板と、前記第1基板と前記第2基板との間に介在した電気光学物質と、前記第1基板に形成された溝部と、前記溝部に沿って配設された配線と、前記溝部の領域上の前記配向膜表面に形成された段差部と、前記第1基板と前記第2基板の少なくとも一方の基板の、前記擦り下げとなる段差部に対向する領域に形成された遮光部と、を備えてなり、前記第1基板の前記ラビング処理方向は、前記段差部に対して擦り下げとなる向きであることを特徴とする。

【0029】配線は、蓄積容量を形成するように容量電極を成してもよい。

【0030】また、本発明の第6の電気光学装置は上記課題を解決するために、複数の画素電極を有する第1基板と、前記第1基板と対向配置した第2基板と、前記第1基板と前記第2基板との間に介在した電気光学物質と、互いに異なる極性で駆動される隣接した前記画素電極間に対応し、前記第1基板の配向膜表面に形成された盛上り部と、前記盛上り部は前記第1基板のラビング処理方向に対して擦り下げとなる擦り下げ部を有し、前記第1基板と前記第2基板の少なくとも一方の基板の、前記擦り下げ部に対向する領域に形成された遮光部と、を具備することを特徴とする。

【0031】また、本発明の電気光学装置用基板は、上記課題を解決するために、複数の画素電極と、前記画素電極上に形成されたラビング処理される配向膜と、前記画素電極間に対応する前記配向膜表面に形成され、前記ラビング処理方向に対して擦り上げとなる段差部と、を具備することを特徴とする。

【0032】段差部は、配線を配置するための溝部で形

成したり、画素電極間の横電界を低減するために盛上り部で形成してもよい。

【0033】また、段差部の擦り下げとなる部分では、遮光部で遮光することが望ましい。

【0034】また、本発明の電気光学装置の製造方法は、電気光学物質を挟持して互に対向する第1基板及び第2基板と、前記第1基板上に設けられる複数の画素電極及び配向膜と、前記画素電極に対向し前記第2基板上に設けられる対向電極とを備えてなる電気光学装置の製造方法において、画素電極が隣接する一方向において、該画素電極の間の配向膜及び前記画素電極上の配向膜が平坦化するように下地面を形成し、かつ他の方向に画素電極が隣接する画素電極間の下地面に凸形状の第1段差部分を形成する工程と、前記第1段差部分に前記画素電極の縁が位置するように該画素電極を形成する工程と、前記配向膜に対してラビング処理を施す工程と、前記第1段差部分の傾斜面のうち前記配向膜に対するラビング処理の方向が擦り下げとなる傾斜面に平面的に重なるように、第1基板または第2基板の少なくとも一方に遮光膜を形成する工程とを備えたことを特徴とする。

【0035】また、本発明の他の電気光学装置の製造方法は、電気光学物質を挟持して互に対向する第1基板及び第2基板と、前記第1基板上に設けられる複数の画素電極及び配向膜と、前記画素電極に対向し前記第2基板上に設けられる対向電極とを備え、前記複数の画素電極は、第1の周期で反転駆動されるための第1の画素電極群と、前記第1の周期と相補の第2の周期で反転駆動されるための第2の画素電極群とからなる電気光学装置の製造方法において、前記同一の画素電極群に属する画素電極同士が隣り合う方向において、該同一の画素電極群に属する画素電極同士の間の配向膜及び前記画素電極上の配向膜が平坦化するように下地面を形成し、かつ前記第1の画素電極群に属する画素電極と前記第2の画素電極群に属する画素電極とが隣接する画素電極間の下地面に凸形状の第1段差部分を形成する工程と、前記第1段差部分に前記画素電極の縁が位置するように該画素電極を形成する工程と、前記配向膜に対してラビング処理を施す工程と、前記第1段差部分の傾斜面のうち前記配向膜に対するラビング処理の方向が擦り下げとなる傾斜面に平面的に重なるように、前記第1基板または第2基板の少なくとも一方に遮光膜を形成する工程とを備えたことを特徴とする。

【0036】これらの製造方法により、電気光学装置を比較的容易に製造できる。

【0037】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

【0038】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。以下の各実施形態は、本発明の電気光学装置を液晶装置に適用したものである。

【0039】(第1実施形態)本発明の第1実施形態における電気光学装置の構成について、図1から図7を参照して説明する。図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、第1実施形態におけるデータ線、走査線、画素電極等が形成されたTFTアレ基板の相隣接する複数の画素群の平面図であり、図3は、第1実施形態における図2のA-A'断面図であり、図4は、第1実施形態における図2のB-B'断面図であり、図5は、第1実施形態における図2のC-C'断面図である。また図6は、1H反転駆動方式における各電極における電位極性と横電界が生じる領域とを示す画素電極の図式的平面図であり、図7は、TN液晶を用いた場合の液晶分子の配向の様子を示す図式的断面図である。尚、図3から図5においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0040】図1において、第1実施形態における電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素は、画素電極9aと当該画素電極9aを制御するためのTFT30がマトリクス状に複数形成されており、画像信号が供給されるデータ線6aが当該TFT30のソース領域に電気的に接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。また、TFT30のゲートに走査線3aが電気的に接続されており、所定のタイミングで、走査線3aにパルス的に走査信号G1、G2、…、Gmを、この順に線順次に印加するように構成されている。画素電極9aは、TFT30のドレイン領域に電気的に接続されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。画素電極9aを介して電気光学物質の一例として液晶に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板(後述する)に形成された対向電極(後述する)との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、印加された電圧に応じてこの液晶部分への入射光の透過量が減少し、ノーマリーブラックモードであれば、印加された電圧に応じてこの液晶部分への入射光の透過光量が増加し、全体として電気光学装置からは画像信号に応じたコントラストを持つ光が出射する。ここで、保持された画像信号がリークするのを防ぐために、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容量70を付加する。

【0041】第1実施形態では、前述した従来の各種の

反転駆動方式のうち、1H反転駆動方式を用いて駆動が行われる(図6参照)。これにより、直流電圧印加による液晶の劣化を避けつつ、フレーム或いはフィールド周期で発生するフリッカや特に縦クロストークの低減された画像表示を行える。

【0042】図2において、電気光学装置のTFTアレ基板には、マトリクス状に複数の透明な画素電極9a(点線部9a'により輪郭が示されている)が設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a、走査線3a及び容量線3bが設けられている。データ線6aは、コンタクトホール5を介して例えばポリシリコン膜からなる半導体層1aのうち後述のソース領域に電気的に接続されている。画素電極9aは、コンタクトホール8を介して半導体層1aのうち後述のドレイン領域に電気的に接続されている。また、半導体層1aのうち図中右下がりの斜線領域で示したチャンネル領域1a'に対向するように走査線3aが配置されており、走査線3aはゲート電極として機能する。このように、走査線3aとデータ線6aとの交差する個所には夫々、チャンネル領域1a'に走査線3aがゲート電極として対向配置された画素スイッチング用のTFT30が設けられている。

【0043】容量線3bは、走査線3aに沿ってほぼ直線状に伸びる本線部と、データ線6aと交差する箇所からデータ線6aに沿って図中上方に突出した突出部とを有する。

【0044】第1実施形態では特に、TFTアレ基板において各データ線6a、各容量線3bの光透過領域に接する領域に対向する領域(図中太線でその輪郭が示された領域)に、溝201が掘られている。これにより後述のようにデータ線6aが形成される領域に対して平坦化処理が施されており、走査線3aのうちデータ線6aと交差していない部分に第1段差部分の一例としての土手状の盛り上がり部が形成されており、更に容量線3bのうち開口領域に接する部分に第2段差部分の一例としての窪み状部分が形成されている。

【0045】更に第1実施形態では特に、TFTアレ基板側において液晶に接する後述の配向膜に、矢印R1で示した方向にラビング処理が施されている。他方、対向基板側において液晶に接する後述の配向膜に、矢印R1に対し直角な方向にラビング処理が施されている。より具体的には、対向基板側の配向膜に、矢印R1に対し直角な図中左方向にラビング処理を施し、TN液晶をこれらの配向膜間に配置すれば、これらの配向膜間で対向基板側から見てTN液晶が左回りに90度振じれると共に右斜め上45度方向に明視方向を有する液晶装置が構成される。或いは、対向基板側の配向膜に、矢印R1に対しほぼ直角な図中右方向にラビング処理を施し、TN液晶をこれらの配向膜間に配置すれば、これらの配向膜間で対向基板側から見てTN液晶が右回りに90度振じ



れると共に左斜め上45度方向に明視方向を有する液晶装置が構成される。また、TFTアレイベース基板側において液晶に接する後述の配向膜に矢印R2あるいはR3の方向にラビング処理し、対向基板側において液晶に接する後述の配向膜に矢印R2あるいはR3に対しほぼ直角な方向にラビング処理を施しても良い。このような構成を採れば、TN液晶の明視方向をR1の方向あるいはR1と逆の方向にすることができるため、3枚の液晶装置を組み合わせて構成する複板式のプロジェクタの場合に、TN液晶の明視方向を合わせることが可能となり、表示上の色むらを抑えることができ有利である。更に、本実施形態ではデータ線6a及び容量線3bの少なくとも一部を埋め込むことにより平坦化が実現できるため、段差による液晶の配向不良を極力抑えることができる。

【0046】次に図3の断面図に示すように、電気光学装置は、透明なTFTアレイベース基板10と、これに対向配置される透明な対向基板20とを備えている。TFTアレイベース基板10は、例えば石英基板、ガラス基板、シリコン基板からなり、対向基板20は、例えばガラス基板や石英基板からなる。TFTアレイベース基板10には、画素電極9aが設けられており、その上側には、ラビング処理が施された配向膜16が設けられている。画素電極9aは例えば、ITO (Indium Tin Oxide) 膜などの透明導電性膜からなる。また配向膜16は例えば、ポリイミド膜などの有機膜からなる。

【0047】他方、対向基板20には、その全面に渡って対向電極21が設けられており、その下側には、ラビング処理が施された配向膜22が設けられている。対向電極21は例えば、ITO膜などの透明導電性膜からなる。また配向膜22は、ポリイミド膜などの有機膜からなる。

【0048】TFTアレイベース基板10には、各画素電極9aに隣接する位置に、各画素電極9aをスイッチング制御する画素スイッチング用のTFT30が設けられている。

【0049】対向基板20には、更に図3に示すように、各画素の非開口領域に、遮光膜23が設けられている。このため、対向基板20の側から入射光が画素スイッチング用TFT30の半導体層1aのチャネル領域1a'や低濃度ソース領域1b及び低濃度ドレイン領域1cに侵入することはない。更に、遮光膜23は、コントラスト比の向上、カラーフィルタを形成した場合における色材の混色防止などの機能を有する。尚、第1実施形態では、A1等からなる遮光性のデータ線6aで、各画素の非開口領域のうちデータ線6aに沿った部分を遮光することにより、各画素の開口領域のうちデータ線6aに沿った輪郭部分を規定してもよいし、このデータ線6aに沿った非開口領域についても冗長的に又は単独に対向基板20に設けられた遮光膜23で遮光するように構成してもよい。

【0050】このように構成され、画素電極9aと対向電極21とが対面するように配置されたTFTアレイベース基板10と対向基板20との間には、後述のシール材により囲まれた空間に電気光学物質の一例である液晶が封入され、液晶層50が形成される。液晶層50は、画素電極9aからの電界が印加されていない状態で配向膜16及び22により所定の配向状態をとる。液晶層50は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、TFTアレイベース基板10及び対向基板20をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのガラスファイバー或いはガラスビーズ等のギャップ材が混入されている。

【0051】更に、TFTアレイベース基板10と複数の画素スイッチング用のTFT30との間には、下地絶縁膜12が設けられている。下地絶縁膜12は、TFTアレイベース基板10の全面に形成されることにより、TFTアレイベース基板10の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用のTFT30の特性の劣化を防止する機能を有する。下地絶縁膜12は、例えば、NSG (ノンドープトシリケートガラス)、PSG (リンシリケートガラス)、BSG (ボロンシリケートガラス)、BPSG (ボロンリンシリケートガラス) などの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。

【0052】第1実施形態では、半導体層1aを高濃度ドレイン領域1eから延設して第1蓄積容量電極1fとし、これに対向する容量線3bの一部を第2蓄積容量電極とし、ゲート絶縁膜を含んだ絶縁薄膜2を走査線3aに対向する位置から延設してこれらの電極間に挟持された誘電体膜とすることにより、蓄積容量70が構成されている。

【0053】図3において、画素スイッチング用のTFT30は、LDD (Lightly Doped Drain) 構造を有しており、走査線3a、当該走査線3aからの電界によりチャネルが形成される半導体層1aのチャネル領域1a'、走査線3aと半導体層1aとを絶縁するゲート絶縁膜を含む絶縁薄膜2、データ線6a、半導体層1aの低濃度ソース領域1b及び低濃度ドレイン領域1c、半導体層1aの高濃度ソース領域1d並びに高濃度ドレイン領域1eを備えている。高濃度ドレイン領域1eには、複数の画素電極9aのうちの対応する一つがコンタクトホール8を介して接続されている。また、走査線3a及び容量線3bの上には、高濃度ソース領域1dへ通じるコンタクトホール5及び高濃度ドレイン領域1eへ通じるコンタクトホール8が各々形成された第1層間絶縁膜4が形成されている。更に、データ線6a及び第1層間絶縁膜4の上には、高濃度ドレイン領域1eへのコンタクトホール8が形成された第2層間絶縁膜7が形成されている。前述の画素電極9aは、このように構成さ

れた第2層間絶縁膜7の上面に設けられている。

【0054】図4に示すように、図2で左右に相隣接する画素電極9aの間隙に位置する各画素の非開口領域には、データ線6aが設けられており、データ線6aにより各画素の開口領域の輪郭のうちデータ線6aに沿った部分が規定されており、且つデータ線6aにより当該非開口領域における光抜けが防止されている。また、データ線6aの下には、容量線3bの本線部からデータ線6aの下に沿って突出した部分を利用して、蓄積容量70が形成されており、非開口領域の有効利用が図られている。

【0055】図5に示すように、図2で上下に相隣接する画素電極9aの間隙に位置する各画素の非開口領域には、走査線3a及び容量線3bが設けられており、対向基板20に設けられた遮光膜23により各画素の開口領域の輪郭のうち走査線3aに沿った部分が規定されており、且つ遮光膜23により当該非開口領域における光抜けが防止されている。

【0056】図3及び図4に示すように第1実施形態では特に、TFTアレ基板10上においてデータ線6a、容量線3b及びTFT30に対向する領域に、溝201が掘られており、これらは溝201に埋め込まれている。更に、データ線6aと交差する走査線3aも、部分的に溝201に埋め込むようにしても良い。

【0057】そして、図4に示すように、データ線6aの上方に位置する画素電極9aの下地面である第3層間絶縁膜7の上面の高さが、各画素の開口領域の大部分を占める画素電極9aの中央領域における第3層間絶縁膜7の上面の高さとはほぼ一致するように、溝201の深さが設定されている。これにより、データ線6aに対する平坦化処理が施されている。

【0058】他方、図5に示すように、走査線3aの上方における画素電極9aの下地面に第1段差部分の一例としての盛り部301が形成されており、容量線3bの上方における画素電極9aの下地面に第2段差部分の一例としての窪み状部分302が形成されている。このように容量線3bの上方に盛り部ではなく窪み状部分302が形成されるのは、容量線3bの形成された領域におけるTFTアレ基板10から下地面までの層厚が、データ線6aの形成された領域におけるTFTアレ基板10から下地面までの層厚よりも薄いためである。更に図5に示すように、TFTアレ基板10側の配向膜16に、例えば矢印R1で示した方向にラビング処理が施されている。他方、対向基板10側の配向膜22には前述のように矢印R1に対し直角な方向にラビング処理が施されている。そして、盛り部301の傾斜面に、ラビング方向に対して配向膜16の表面が上昇するため擦り上げとなる擦り上げ部分401が形成され、窪み状部分302の傾斜面に、ラビング方向に対して面が上昇するため擦り上げとなる擦り上げ部分402が形

成され、盛り部分301から窪み状部分302に至る傾斜面にラビング方向に対して面が下降するため擦り下げとなる擦り下げ部分403が形成される。尚、図5における窪み状部分302は、開口領域における画素電極9aと同じ高さにすれば最も効果がある。

【0059】ここで本願発明者の研究によれば、擦り上げ部401及び402では、段差によらず比較的良好な液晶の配向が確認されている。他方、擦り下げ部403では、段差によって顕著な液晶の配向不良が確認されている。これは液晶のプレチルト角の方向が段差方向とはほぼ一致していれば、段差が有っても光抜けが生じず、プレチルト角の方向が段差方向と逆の場合は、リバースチルト現象により光抜けが生じてしまう。そこで、第1実施例では、対向基板20に形成された遮光膜23により、擦り下げ部403を遮光する。この際、擦り上げ部401及び402についてはできるだけ遮光膜23により遮光しないように遮光膜23の平面レイアウトを規定する。従って、擦り上げ部401及び402上に夫々配置された画素電極9aは、殆ど光抜けしないため、従来より光を透過する開口領域を増やすことができる。即ち、このように擦り上げ部401及び402をできるだけ遮光しないことにより、コントラスト比を低下させることなく、画素開口率を高めることができる。これに対し、擦り下げ部403では液晶の配向不良が生じるものの、この部分は遮光されて各画素の非開口領域内に位置しており、光抜けはしない。

【0060】このように遮光膜23により、擦り下げ部403を遮光することにより、配向不良によるコントラスト比の低下を招かないで済む。尚、擦り下げ部403に起因した液晶の配向不良箇所を覆い隠すためには、擦り下げ部403の幅よりも遮光膜23の幅を若干広めに設定するのが望ましい。また、遮光膜23は対向基板20ではなく、TFTアレ基板10上に設けても良いことは言うまでもない。

【0061】他方、データ線6aに沿った画素電極9aの縁付近については、データ線6aが溝201に埋め込まれることにより、画素電極9aが平坦化されており、この部分では、段差による液晶の配向不良は殆ど発生しない。加えて、平坦化処理が施されたデータ線6aに対しては、段差による液晶の配向不良が殆ど生じていないため、その分だけ幅の狭い遮光膜で隠せばよく、或いは遮光膜を省略してもよい。特に第1実施例では前述のように、A1（アルミニウム）膜等からなるデータ線6aに遮光機能を持たせているので、画素開口率を高める上で有利である。

【0062】以上の結果、第1実施形態の電気光学装置によれば、一方で、データ線6aに沿った画素電極9aの縁付近に平坦化処理を施し、他方で、走査線3aに沿った画素電極9aの縁付近では擦り下げ部403を遮光膜23により隠して段差による表示品位の劣化を極力低

減することにより、しかも擦り上げ部401及び402における画素電極部分をも積極的に利用して、コントラスト比を低下させることなく画素開口率を高めることができる。

【0063】ここで図6を参照して、第1実施形態で採用する1H反転駆動方式における、相隣接する画素電極9aの電位極性と横電界の発生領域との関係について説明する。

【0064】即ち、図6(a)に示すように、 $n$ （但し、 $n$ は自然数）番目のフィールド或いはフレームの画像信号を表示する期間中には、画素電極9a毎に+又は-で示す液晶駆動電位の極性は反転されず、行毎に同一極性で画素電極9aが駆動される。その後図6(b)に示すように、 $n+1$ 番目のフィールド或いは1フレームの画像信号を表示するに際し、各画素電極9aにおける液晶駆動電位の極性は反転され、この $n+1$ 番目のフィールド或いは1フレームの画像信号を表示する期間中には、画素電極9a毎に+又は-で示す液晶駆動電位の極性は反転されず、行毎に同一極性で画素電極9aが駆動される。そして、図6(a)及び図6(b)に示した状態が、1フィールド又は1フレームの周期で繰り返されて、第1実施形態における1H反転駆動方式による駆動が行われる。この結果、第1実施形態によれば、直流電圧印加による液晶の劣化を避けつつ、クロストークやフリッカの低減された画像表示を行える。尚、1H反転駆動方式によれば、1S反転駆動方式と比べて、縦方向のクロストークが殆ど無い点で有利である。

【0065】図6(a)及び図6(b)から分かるように、1H反転駆動方式では、横電界の発生領域C1は常時、縦方向(Y方向)に相隣接する画素電極9a間の間隙付近となる。

【0066】そこで図5に示すように第1実施形態では、盛上り部301を形成し、この盛上り部301上に配置された画素電極9aの縁付近における縦電界を強めるようにする。より具体的には、図5に示すように、盛上り部301上に配置された画素電極9aの縁付近と対向電極21との距離 $d1$ を盛上り部301の段差の分だけ狭める。これに対し図4に示すように、データ線6aに対しては、平坦化処理が施されており、画素電極9aの縁付近と対向電極21との間の距離 $d2$ は、画素電極の大部分を占める中央領域における画素電極9aと対向電極21との間の距離 $D$ とほぼ同じとなる。

【0067】従って、図6に示した横電界の発生領域C1において、画素電極9aと対向電極21との間における縦電界を強めることができるのである。そして、図5において、距離 $d1$ が狭まっても、相隣接する画素電極9a間の間隙 $W1$ は一定であるため、間隙 $W1$ が狭まる程に強まる横電界の大きさも一定である。このため、図6に示した横電界の発生領域C1において局所的に、横電界に対する縦電界を強めることができ、この結果とし

て縦電界をより支配的にすることにより、横電界の発生領域C1における液晶のディスクリネーションの発生領域を縮小できるのである。

【0068】尚、図4に示すように、データ線6aに対しては、平坦化処理が施されているので、この部分においてデータ線6a等による段差に起因した液晶の配向不良の発生を低減可能である。ここでは平坦化処理が施されているため、画素電極9aと対向電極21との間の距離 $d2$ が短くなることにより縦電界が強められることはないが、この部分では、図6に示したように相隣接する画素電極9a間に横電界は発生しない。従って、この部分では、横電界に対する対策を講ずることなく、平坦化処理により液晶の配向状態を極めて良好にできるのである。

【0069】以上の結果、第1実施形態によれば、1H反転駆動方式において発生する横電界の特性に着目して、横電界の発生領域C1では、盛上り部301に画素電極9aの縁を配置することで、縦電界を強めることにより横電界による悪影響を低減すると同時に、横電界の発生しない領域では、平坦化を行うことで、画素電極9a表面の段差による悪影響を低減する。このように横電界による液晶のディスクリネーションと段差による液晶の配向不良を総合的に低減することにより、液晶の配向不良箇所を隠すための遮光膜23も小さくて済む。従って、より一層、光抜け等の表示品位の劣化を引き起こさずに各画素の開口率を高めることができる。

【0070】因みに本願発明者の研究によれば、液晶層50の層厚は、耐光性のある程度のレベルに維持し、液晶の注入プロセスを困難にせず、動作中における電界印加により液晶分子が良好に動くようにするために、ある程度の層厚（例えば、現行の技術によれば $3\mu\text{m}$ 程度）が必要である。他方、相隣接する画素電極9a間の間隙 $W1$ （図5参照）を、この部分における画素電極9aと対向電極21との間の距離 $d1$ より短く（即ち、 $W1 < d1$ ）にしてしまうと、横電界による悪影響が顕在化することが判明している。従って微細ピッチな画素の高開口率化を図るために、単純に液晶層50の層厚 $D$ （図4及び図5参照）を全体に薄くしたのでは、液晶層50の層厚の不均一化、耐光性の低下、注入プロセスの困難化、液晶分子の動作不良等が発生してしまう。逆に微細ピッチな画素の高開口率化を図るために、液晶層50を薄くすること無く単純に相隣接する画素電極9a間の間隙 $W1$ を狭めたのでは、縦電界と比べて横電界が大きくなるため、当該横電界による液晶のディスクリネーションが顕在化してしまう。このような液晶装置における特質を勘案すれば、上述した第1実施形態のように、横電界が生じる領域においてのみ液晶層50の層厚 $d1$ を（例えば $1.5\mu\text{m}$ 程度にまで）狭めると共に画素電極9aの大部分を占めるその他の領域においては液晶層50の層厚 $D$ を狭めないことにより、液晶層50の層厚 $D$

を十分に(例えば $3\mu\text{m}$ 程度に)確保可能とし且つ横電界を相対的に強めないようにしつつ相隣接する画素電極9a間の間隙W1を狭められる構成は、微細ピッチな画素の高開口率化及び表示画像の高精細化を図る上で非常に有効である。

【0071】第1実施形態では特に、図5において好ましくは、 $0.5D < W1$ なる関係を満足するように画素電極9aを平面配置し、更に、 $d1 + 300\text{nm}$  (ナノメートル)  $\leq D$  なる関係を満足するように盛上り部301を形成する。即ち、画素電極9a間を余り近づけないようにし且つ盛上り部301を段差が300nm以上となるまで盛り上げれば、横電界による悪影響が実用上表面化しない程度にまで、この領域における縦電界を横電界に対して大きくできる。また微細ピッチな画素の高開口率化及び表示画像の高精細化を図るためには、間隙W1や間隙W2をなるべく小さくするのが有効であるが、横電界の悪影響を顕在化させないためには、むやみにこの間隙W1を小さくすることはできない。ここで、 $W1 \approx d1$ となるまで間隙W1を小さく設定すれば、表示品位の劣化を引き起こさずに微細ピッチな画素の高開口率化を図るためには最も効果的である。

【0072】更に第1実施形態では、盛上り部301の頂点付近に、画素電極9aの縁が位置するように構成するのが好ましい。このように構成すれば、当該画素電極9aの端と対向電極21との間の距離d1を盛上り部301の高さを最大限に利用して短くすることができる。これにより、盛上り部301の形状を極めて効率的に利用して、横電界の発生領域C1において横電界に対して縦電界を強めることが可能となる。

【0073】加えて第1実施形態では特に、図5に示すように盛上り部301及び窪み状部分302は、1H反転駆動時に逆極性の駆動電圧で駆動される画素電極の2つの縁を相異なる高さとする形状を持っている。従って、これら2つの縁間における距離を、平面的な距離のみならず高さ方向の距離によっても長くすることができる(即ち、平面的な距離x及び高さ方向の距離をyとすれば、これらの縁の距離は、 $(x^2 + y^2)^{1/2}$ となる)。これにより、平面的に見て相隣接する画素電極間を更に狭めることができる。よって、相隣接する画素電極間の距離が長くなるに連れて小さくなる横電界を、当該高さ方向の距離に応じて弱めることができるだけでなく、横電界がほとんど発生しなくなる。この結果、横電界による液晶のディスクリネーションの発生を効率的に低減できる。尚、相隣接する画素電極9aの縁を横電界の発生領域C1において、盛上り部分301の最も高くなる領域に形成しても良い。この場合は、横電界が発生しても画素電極9aの縁と対向電極21との間の距離d1が狭まるため、横電界に対して縦電界を相対的に強めることができ、横電界による液晶のディスクリネーションを効率的に低減できる。

【0074】ここで図7(b)に示すように、第1実施形態では好ましくは、液晶層50はTN(Twisted Nematic)液晶から構成されており、盛上り部301の側面にはテーパが付けられている。しかも、係るTN液晶のTFTアレ基板10上におけるプレティルト角 $\theta$ の傾き方向とテーパの傾き方向とが合わせられている。

【0075】即ち、図7(a)に示すように、TN液晶の液晶分子50aは、電圧無印加状態では各液晶分子50aが基本的に基板面にほぼ平行な状態で且つTFTアレ基板10から対向基板20に向けて徐々に捻じれるように配向すると共に電圧印加状態では、矢印で夫々示したように各液晶分子50aが基板面から垂直に立ち上がるように配向する。このため、図7(b)に示すように、盛上り部301の側面にテーパが付けられており、しかもTN液晶のプレティルト角 $\theta$ の傾き方向とテーパの傾き方向とが合わせられていれば、盛上り部301と対向基板20との間においては、液晶の層厚d1が側面に沿って徐々に小さくなくても、液晶の層厚Dが一定している場合に近い良好な液晶の配向状態が得られる。即ち、盛上り部301の存在により生じる段差に起因した液晶の配向不良を極力抑えることができる。仮に、図7(c)に示すようにTN液晶のプレティルト角 $\theta$ の傾き方向とテーパの傾き方向とが合わせられていなければ、盛上り部301と対向基板20との間においては、他の液晶分子50aとは反対方向に立ち上がる液晶分子50bが盛上り部301の付近に発生し、これにより配向状態が不連続になり、液晶のディスクリネーションが生じてしまうのである。

【0076】(第1実施形態の製造プロセス)次に、以上のような構成を持つ第1実施形態における電気光学装置を構成するTFTアレ基板側の製造プロセスについて、図8を参照して説明する。尚、図8は各工程におけるTFTアレ基板側の各層を、図4及び図5と同様に図2のB-B'断面及び図2のC-C'断面对応させて示す工程図である。

【0077】先ず図8の工程(a)に示すように、先ず石英基板、ハードガラス基板、シリコン基板等のTFTアレ基板10を用意し、データ線6a等を形成すべき領域にエッチング処理等により溝201を形成する。

【0078】次に図8の工程(b)に示すように、薄膜形成技術を用いて、溝201が形成されたTFTアレ基板10上に、走査線3a及び容量線3b並びにデータ線6aを形成する。これと平行して、図3に示した如きTFT30及び蓄積容量70を形成する。

【0079】より具体的には、溝201が形成されたTFTアレ基板10上に、例えば、常圧又は減圧CVD法等によりTEOS(テトラ・エチル・オルソ・シリケート)ガス、TEB(テトラ・エチル・ボートレート)ガス、TMOP(テトラ・メチル・オキシ・フォスレート)ガス等を用いて、NSG、PSG、BSG、BPS

Gなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなり、膜厚が約500~2000nmの下地絶縁膜12を形成する。次に、下地絶縁膜12の上に、減圧CVD等によりアモルファスシリコン膜を形成し熱処理を施すことにより、ポリシリコン膜を固相成長させる。或いは、アモルファスシリコン膜を経ないで、減圧CVD法等によりポリシリコン膜を直接形成する。次に、このポリシリコン膜に対し、フォトリソグラフィ工程、エッチング工程等を施すことにより、図2に示した如き第1蓄積容量電極1fを含む所定パターンを有する半導体層1aを形成する。次に、熱酸化等により、図3に示したTFT30のゲート絶縁膜と共に蓄積容量形成用の誘電体膜を含む絶縁薄膜2を形成する。この結果、半導体層1aの厚さは、約30~150nmの厚さ、好ましくは約35~50nmの厚さとなり、絶縁薄膜2の厚さは、約10~150nmの厚さ、好ましくは約30~100nmの厚さとなる。次に、減圧CVD法等によりポリシリコン膜を約100~500nmの厚さに堆積し、更にP(リン)を熱拡散あるいはドーピングすることで、このポリシリコン膜を導電化した後、フォトリソグラフィ工程、エッチング工程等により、図2に示した如き所定パターンの走査線3a及び容量線3bを形成する。尚、走査線3a及び容量線3bは、高融点金属や金属シリサイド等の金属合金膜で形成しても良いし、ポリシリコン膜等と組み合わせた多層配線としても良い。次に、低濃度及び高濃度の2段階で不純物をドーピングすることにより、低濃度ソース領域1b及び低濃度ドレイン領域1c、高濃度ソース領域1d及び高濃度ドレイン領域1eを含む、LDD構造の画素スイッチング用TFT30を形成する。

【0080】尚、図8の工程(b)と並行して、TFTから構成されるデータ線駆動回路、走査線駆動回路等の周辺回路をTFTアレイ基板10上の周辺部に形成してもよい。

【0081】次に図8の工程(c)に示すように、走査線3a、容量線3b、絶縁薄膜2及び下地絶縁膜12からなる積層体を覆うように、例えば、常圧又は減圧CVD法やTEOSガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第1層間絶縁膜4を形成する。第1層間絶縁膜4は、例えば1000~2000nm程度の膜厚とされる。尚、この熱焼成と並行して或いは相前後して、半導体層1aを活性化するために約1000℃の熱処理を行ってもよい。そして、図3に示したデータ線6aと半導体層1aの高濃度ソース領域1dを電気的に接続するためのコンタクトホール5を第1層間絶縁膜4及び絶縁薄膜2に開孔し、また、走査線3aや容量線3bを基板周辺領域において図示しない配線と接続するためのコンタクトホールも、コンタクトホール5と同一の工程により開孔することができる。続いて、

第1層間絶縁膜4の上に、スパッタリング等により、A1等の低抵抗金属膜や金属シリサイド膜を約100~500nmの厚さに堆積した後、フォトリソグラフィ工程及びエッチング工程等により、データ線6aを形成する。

【0082】次に図8の工程(d)に示すように、データ線6a上に第2層間絶縁膜7が形成される。また、図3に示したように、画素電極9aと高濃度ドレイン領域1eとを電気的に接続するためのコンタクトホール8を、反応性イオンエッチング、反応性イオンビームエッチング等のドライエッチング或いはウェットエッチングにより形成する。続いて、第2層間絶縁膜7の上に、スパッタリング処理等により、ITO膜等の透明導電性膜を、約50~200nmの厚さに堆積し、更にフォトリソグラフィ工程及びエッチング工程等により、画素電極9aを形成する。尚、当該電気光学装置を反射型として用いる場合には、A1等の反射率の高い不透明な材料から画素電極9aを形成してもよい。

【0083】以上のように第1実施形態の製造方法によれば、TFTアレイ基板10に溝201を掘ってデータ線6aを形成して、データ線6aに対する平坦化処理を施すと共に、容量線3b及び走査線3aの一部を溝201に埋め込むことにより、上述した擦り上げ部401及び402並びに擦り下げ部403を持つ盛り部301及び窪み状部分302を形成できる。これにより、段差による液晶の配向不良や横電界による液晶のディスクリネーションの発生を低減する第1実施形態の液晶装置を比較的容易に製造できる。

【0084】(第2実施形態) 本発明の第2実施形態における電気光学装置の構成について、図2及び図9から図11を参照して説明する。即ち、図2は、第1実施形態と共通しており、第2実施形態におけるデータ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図9は、第2実施形態における図2のA-A'断面図であり、図10は、第2実施形態における図2のB-B'断面図であり、図11は、第2実施形態における図2のC-C'断面図である。尚、図9から図11においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。また、図9から図11に示した第2実施形態において図3から図5に示した第1実施形態と同様の構成要素については、同様の参照符号を付し、その説明は省略する。

【0085】第2実施形態における回路構成については、図1に示した第1実施形態の場合と同様である。

【0086】図9から図11に示すように、第2実施形態では、第1実施形態で溝201がTFTアレイ基板10に掘られていたのに対し、TFTアレイ基板10'上に形成された下地絶縁膜12'に溝201'が掘られている。そして、下地絶縁膜12'の上面の形状は、第1



実施例における下地絶縁膜12の上面の形状と同様である。第2実施例におけるその他の構成及び動作については、第1実施形態の場合と同様である。

【0087】以上の結果、第2実施形態によれば、第1実施形態と同様の効果を得ることが可能である。

【0088】尚、データ線6a等を埋め込む溝としては、上述した第1及び第2実施形態の溝201や溝201'に限られない。

【0089】例えば図12(a)に示すように、TFTアレイ基板10a上に下地絶縁膜12aを形成し、下地絶縁膜12aを貫通してTFTアレイ基板10aを掘るようにエッチング処理を施すことにより、溝201aを形成してもよい。図12(b)に示すように、TFTアレイ基板10b上に先ず絶縁膜12bを形成し、これに対してエッチング処理等を施し、更にこの上に薄い絶縁膜12b'を形成することで、2層からなる下地絶縁膜に溝201bを形成してもよい。この場合、絶縁膜12bの膜厚により溝201bの深さを制御でき、絶縁膜12b'により溝201bの底部の厚みを制御できる。或いは、図12(c)に示すように、TFTアレイ基板10c上に先ずエッチングされ難い薄い絶縁膜12cを形成し、この上にエッチングされ易い絶縁膜12c'を形成し、この絶縁膜12c'にエッチング処理を施すことにより、2層からなる下地絶縁膜に溝201cを形成してもよい。この場合、絶縁膜12cの膜厚により溝201cの底部の厚みを制御でき、絶縁膜12c'により溝201cの深さを制御できる。図12(b)や(c)の構成の場合、下地絶縁膜とTFTアレイ基板との間に画素スイッチング用TFTをTFTアレイ基板側から遮光するように高融点金属を形成する際に有利である。このように、溝を形成した領域に下地絶縁膜を形成することで、遮光膜と画素スイッチング用TFTを電氣的に絶縁することが可能になる。

【0090】以上説明した各実施形態において、前述した1S反転駆動方式を採用することも可能である。この場合には、行方向(X方向)に相隣接する画素電極9a間で横電界が発生するため、走査線3aに沿って画素電極9aの下地面を平坦化すると共に、データ線6aに沿って盛り部301を形成して、この横電界の発生する領域において画素電極9aと対向電極21との間の距離を狭めて縦電界を強めることにより、当該横電界による悪影響を低減するように構成してもよい。更に、本発明における1H反転駆動方式では駆動電圧の極性を、一行毎に反転させてもよいし、相隣接する2行毎に或いは複数行毎に反転させてもよい。同様に本発明における1S反転駆動方式では駆動電圧の極性を、一列毎に反転させてもよいし、相隣接する2列毎に或いは複数列毎に反転させてもよい。

【0091】(電気光学装置の全体構成)以上のように構成された各実施形態における電気光学装置の全体構成

を図13及び図14を参照して説明する。尚、図13は、TFTアレイ基板10をその上に形成された各構成要素と共に対向基板20の側から見た平面図であり、図14は、図13のH-H'断面図である。

【0092】図13において、TFTアレイ基板10の上には、シール材52がその縁に沿って設けられており、その内側に並行して、例えば遮光膜23と同じ或いは異なる材料から成る画像表示領域の周辺を規定する額縁53が設けられている。シール材52の外側の領域には、データ線6aに画像信号を所定タイミングで供給することによりデータ線6aを駆動するデータ線駆動回路101及び外部回路接続端子102がTFTアレイ基板10の一辺に沿って設けられており、走査線3aに走査信号を所定タイミングで供給することにより走査線3aを駆動する走査線駆動回路104が、この一辺に隣接する2辺に沿って設けられている。走査線3aに供給される走査信号遅延が問題にならないのならば、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路101を画像表示領域の辺に沿って両側に配列してもよい。例えば奇数列のデータ線は画像表示領域の一方の辺に沿って配設されたデータ線駆動回路から画像信号を供給し、偶数列のデータ線は前記画像表示領域の反対側の辺に沿って配設されたデータ線駆動回路から画像信号を供給するようにしてもよい。この様にデータ線6aを櫛歯状に駆動するようにすれば、データ線駆動回路101の占有面積を拡張することができ、複雑な回路を構成することが可能となる。更にTFTアレイ基板10の残る一辺には、画像表示領域の両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられている。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレイ基板10と対向基板20の間で電氣的に導通をとるための導通材106が設けられている。そして、図14に示すように、図13に示したシール材52とはほぼ同じ輪郭を持つ対向基板20が当該シール材52によりTFTアレイ基板10に固着されている。

【0093】尚、TFTアレイ基板10上には、これらのデータ線駆動回路101、走査線駆動回路104等に加えて、複数のデータ線6aに画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線6aに所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等进行检查するための検査回路等を形成してもよい。

【0094】以上図1から図14を参照して説明した各実施形態では、データ線駆動回路101及び走査線駆動回路104をTFTアレイ基板10の上に設ける代わりに、例えばTAB(Tape Automated bonding)基板上に実装された駆動用LSIに、TFTアレイ基板10の周辺部に設けられた異方性導電フィルムを介して電氣的及

び機械的に接続するようにしてもよい。また、対向基板20の投射光が入射する側及びTFTアレ基板10の出射光が出射する側には各々、例えば、TNモード、VAモード、PDLC(Polymer Dispersed Liquid Crystal)モード等の動作モードや、ノーマリーホワイトモード／ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の方向で配置される。

【0095】以上説明した各実施形態における電気光学装置は、プロジェクタに適用されるため、3枚の電気光学装置がRGB用のライトバルブとして各々用いられ、各ライトバルブには各々RGB色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、各実施例では、対向基板20に、カラーフィルタは設けられていない。しかしながら、遮光膜23の形成されていない画素電極9aに対向する所定領域にRGBのカラーフィルタをその保護膜と共に、対向基板20上に形成してもよい。このようにすれば、液晶プロジェクタ以外の直視型や反射型のカラー電気光学装置に各実施形態における電気光学装置を適用できる。

【0096】更に、以上の各実施形態において、TFTアレ基板10上において画素スイッチング用TFT30に対向する位置にも、例えば高融点金属からなる遮光膜を設けてもよい。このようにTFTの下側にも遮光膜を設ければ、TFTアレ基板10の側からの裏面反射や複数の電気光学装置をプリズム等を介して組み合わせ一つの光学系を構成する場合に、他の電気光学装置からプリズム等を突き抜けて来る投射光部分等が当該電気光学装置のTFTに入射するのを未然に防ぐことができる。また、対向基板20上に1画素1個対応するようにマイクロレンズを形成してもよい。あるいは、TFTアレ基板10上のRGBに対向する画素電極9a下にカラーレジスト等でカラーフィルタ層を形成することも可能である。

【0097】このようにすれば、入射光の集光効率を向上することで、明るい電気光学装置が実現できる。更にまた、対向基板20上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー電気光学装置が実現できる。

【0098】本発明は、上述した各実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置の製造方法或いは電気光学装置もまた本発明の技術的範囲に含まれるものである。

【0099】(電子機器の構成) 上述の実施形態の電気光学装置を用いて構成される電子機器は、図15に示す

表示情報出力源1000、表示情報処理回路1002、表示駆動回路1004、液晶装置等の電気光学装置100、クロック発生回路1008及び電源回路1010を含んで構成される。表示情報出力源1000は、ROM、RAMなどのメモリ、テレビ信号を同調して出力する同調回路などを含んで構成され、クロック発生回路1008からのクロックに基づいて、画像信号などの表示情報を出力する。表示情報処理回路1002は、クロック発生回路1008からのクロックに基づいて表示情報を処理して出力する。この表示情報処理回路1002は、例えば増幅・極性反転回路、シリアル・パラレル変換回路、ローテーション回路、ガンマ補正回路あるいはクランプ回路等を含むことができる。表示駆動回路1004は、走査線駆動回路及びデータ線駆動回路を含んで構成され、電気光学装置100を表示駆動する。電源回路1010は、上述の各回路に電力を供給する。

【0100】このような構成の電子機器として、図16に示す投射型表示装置、図17に示すマルチメディア対応のパーソナルコンピュータ(PC)及びエンジニアリング・ワークステーション(EWS)などを挙げることができる。

【0101】図16は、投射型表示装置の要部を示す概略構成図である。図中、1102は光源、1108はダイクロイックミラー、1106は反射ミラー、1122は入射レンズ、1123はリレーレンズ、1124は出射レンズ、100R、100G、100Bはライトバルブ、1112はダイクロイックプリズム、1114は投射レンズを示す。光源1102はメタルハライド等のランプとランプの光を反射するリフレクタとからなる。青色光・緑色光反射のダイクロイックミラー1108は、光源1102からの光束のうちの赤色光を透過させるとともに、青色光と緑色光とを反射する。透過した赤色光は反射ミラー1106で反射されて、赤色光用ライトバルブ100Rに入射される。一方、ダイクロイックミラー1108で反射された色光のうち緑色光は緑色光反射のダイクロイックミラー1108によって反射され、緑色光用ライトバルブ100Gに入射される。一方、青色光は第2のダイクロイックミラー1108も透過する。青色光に対しては、長い光路による光損失を防ぐため、入射レンズ1122、リレーレンズ1123、出射レンズ1124を含むリレーレンズ系からなる導光手段1121が設けられ、これを介して青色光が青色光用ライトバルブ100Bに入射される。各ライトバルブにより変調された3つの色光はダイクロイックプリズム1112に入射する。

【0102】このプリズムは4つの直角プリズムが貼り合わされ、その内面に赤光を反射する誘電体多層膜と青光を反射する誘電体多層膜とが十字状に形成されている。これらの誘電体多層膜によって3つの色光が合成されて、カラー画像を表す光が形成される。合成された光

は、投射光学系である投射レンズ1114によってスクリーン1120上に投射され、画像が拡大されて表示される。

【0103】図17に示すパーソナルコンピュータ1200は、キーボード1202を備えた本体部1204と、電気光学装置100とを有する。

【0104】本発明は、上述した各実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置の製造方法或いは電気光学装置もまた本発明の技術的範囲に含まれるものである。

#### 【図面の簡単な説明】

【図1】第1実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路である。

【図2】第1及び第2実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成されたTFTアレ基板の相隣接する複数の画素群の平面図である。

【図3】第1実施形態における図2のA-A'断面図である。

【図4】第1実施形態における図2のB-B'断面図である。

【図5】第1実施形態における図2のC-C'断面図である。

【図6】第1実施形態で用いられる1H反転駆動方式における各電極における電位極性と横電界が生じる領域とを示す画素電極の図式的平面図である。

【図7】第1実施形態でTN液晶を用いた場合の液晶分子の配向の様子を示す図式的断面図である。

【図8】第1実施形態の電気光学装置の製造プロセスを順を追って示す工程図である。

【図9】第2実施形態における図2のA-A'断面図である。

【図10】第2実施形態における図2のB-B'断面図である。

【図11】第2実施形態における図2のC-C'断面図である。

【図12】本発明の各実施形態において基板上に形成される溝の各種変形例を示す断面図である。

【図13】各実施形態の電気光学装置におけるTFTアレ基板をその上に形成された各構成要素と共に対向基

板の側から見た平面図である。

【図14】図13のH-H'断面図である。

【図15】電子機器の実施形態である。

【図16】本実施形態を用いた応用例としても投射型表示装置の実施形態である。

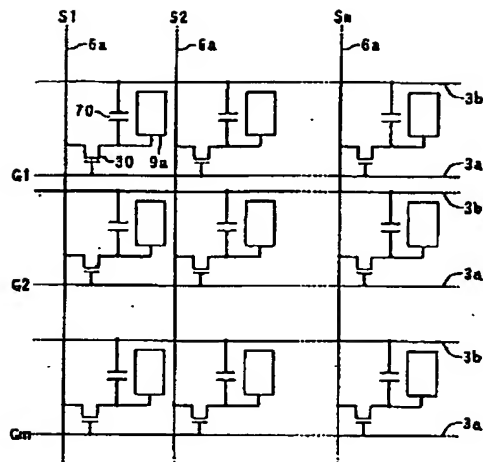
【図17】本実施形態を用いた応用例としてのパーソナルコンピュータの実施形態である。

#### 【符号の説明】

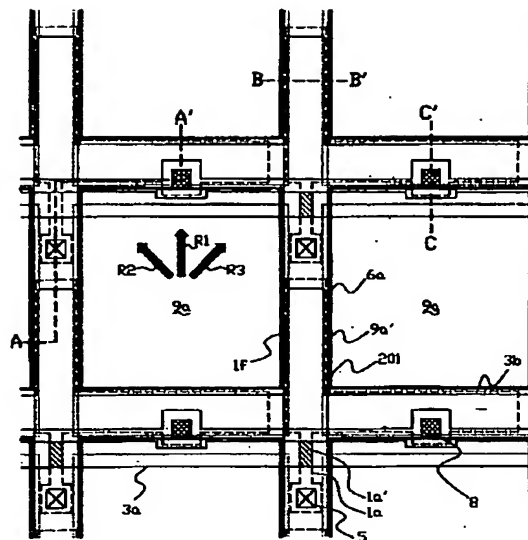
- 1 a…半導体層
- 10 1 a'…チャネル領域
- 1 b…低濃度ソース領域
- 1 c…低濃度ドレイン領域
- 1 d…高濃度ソース領域
- 1 e…高濃度ドレイン領域
- 1 f…第1蓄積容量電極
- 2…絶縁薄膜
- 3 a…走査線
- 3 b…容量線
- 4…第1層間絶縁膜
- 20 5…コンタクトホール
- 6 a…データ線
- 7…第2層間絶縁膜
- 8…コンタクトホール
- 9 a…画素電極
- 10…TFTアレ基板
- 12…下地絶縁膜
- 16…配向膜
- 20…対向基板
- 21…対向電極
- 30 22…配向膜
- 23…遮光膜
- 30…TFT
- 50…液晶層
- 50 a…液晶分子
- 70…蓄積容量
- 201…溝
- 301…盛り部
- 302…窪み状部分
- 401、402…擦り上げ部
- 40 403…擦り下げ部
- C1…横電界の発生領域



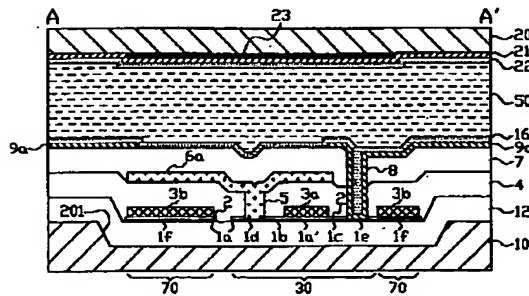
【図1】



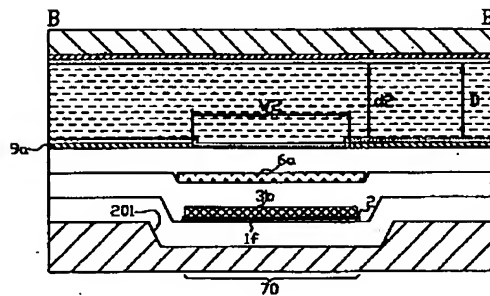
【図2】



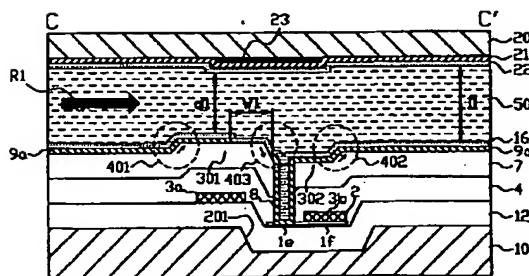
【図3】



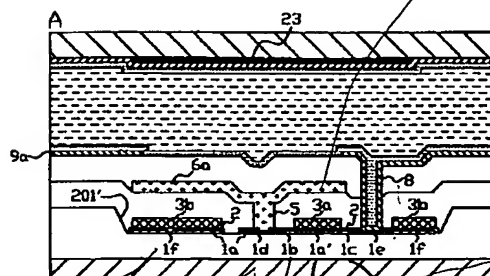
【図4】



【図5】

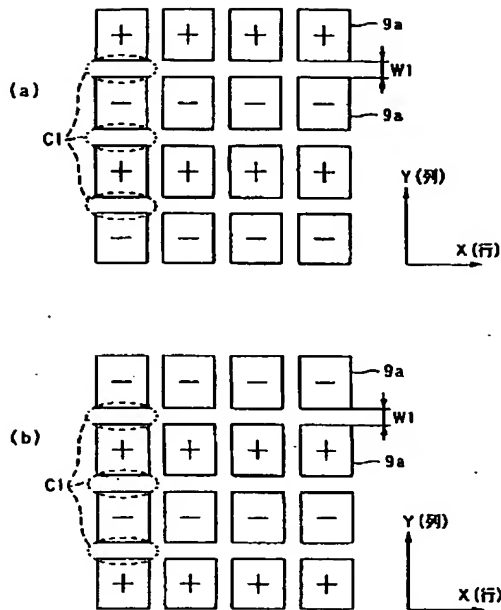


【図9】

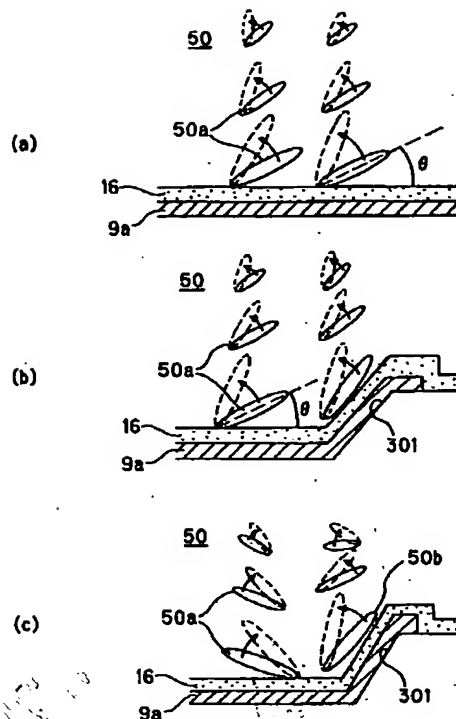


*pixel electrode*  
*scanning line*  
*first storage capacitor*  
*channel field*  
*low concentration source field*  
*high concentration source field*

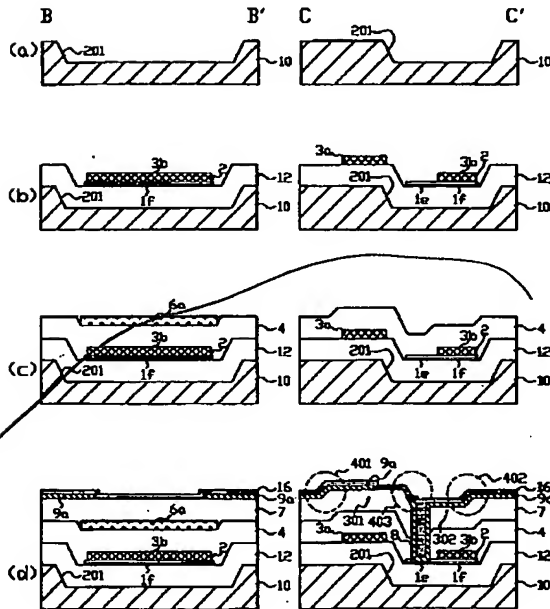
【図6】



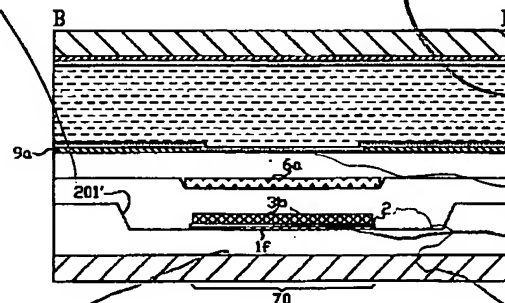
【図7】



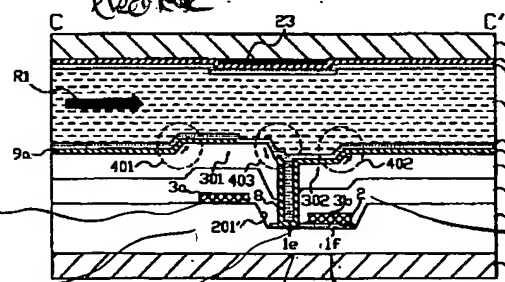
【図8】



【図10】



【図11】



liquid crystal layer  
opposite substrate  
counter electrode  
orientation film  
pixel electrode  
Data line  
2nd interlayer  
insulating film  
capacitor  
TFT array  
insulating film  
thin film  
insulating film  
1st storage capacitor  
drain field

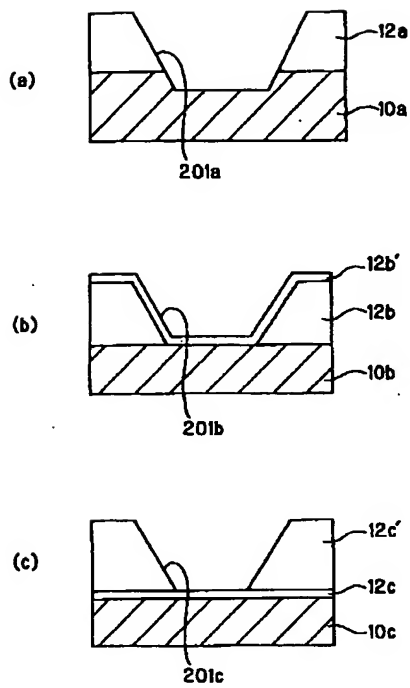
slot

1st interlayer contact hole slot  
insulating film

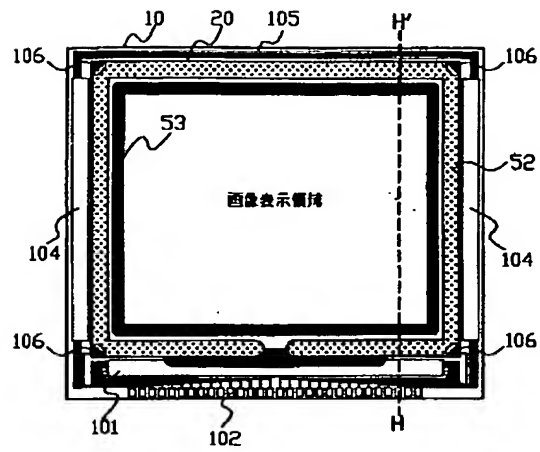
capacity line

High concentration drain field

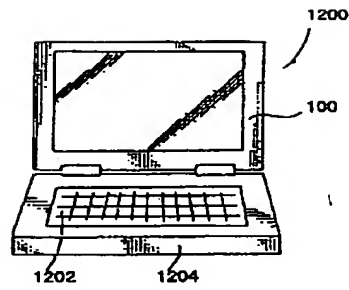
【図12】



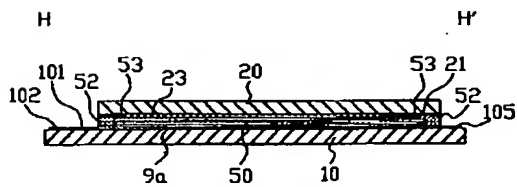
【図13】



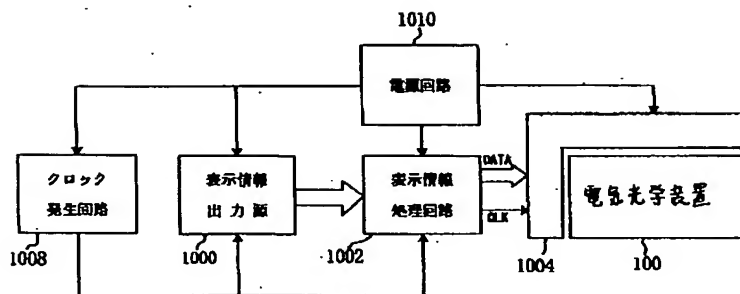
【図17】



【図14】



【図15】



【図16】

